

101070617 PCT/JP00/06360

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

18.09.00

JP00/6360

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

1999年 9月20日

RECD 06 NOV 2000

WIPO PCT

出願番号
Application Number:

平成11年特許願第264872号

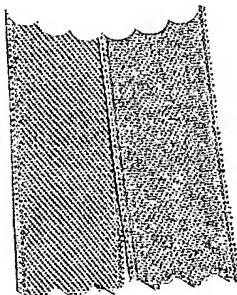
出願人
Applicant(s):

日本電気株式会社

EV

CERTIFIED COPY OF
PRIORITY DOCUMENT

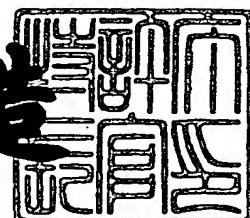
PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)



2000年10月20日

特許庁長官
Commissioner,
Patent Office

及川耕造



Best Available Copy

出証番号 出証特2000-3085382

【書類名】 特許願
【整理番号】 51105575
【提出日】 平成11年 9月20日
【あて先】 特許庁長官殿
【国際特許分類】 H04J 13/00
H04B 1/707

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内
【氏名】 佐久間 恵美子

【特許出願人】

【識別番号】 000004237
【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100071272

【弁理士】

【氏名又は名称】 後藤 洋介

【選任した代理人】

【識別番号】 100077838

【弁理士】

【氏名又は名称】 池田 憲保

【手数料の表示】

【予納台帳番号】 012416

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9001569
【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 CDMA受信機の同期捕捉装置

【特許請求の範囲】

【請求項1】 第1乃至第m(mは2以上の整数)の固定データの内の一つを含む送信データを拡散コードでスペクトラム拡散することによって送信された信号を受信信号として受信するCDMA受信機に用いられ、前記受信信号が分岐される複数のパスを有する同期捕捉装置において、

前記複数のパスの各々に、

前記受信信号に前記拡散コードを乗算する第1の乗算器と、

この第1の乗算器の出力信号を1シンボル時間積分する第1の積分器と、

前記第1乃至前記第mの固定データを持ち、前記第1乃至前記第mの固定データを順次出力する固定データ順次出力部と、

前記第1の積分器の出力信号に、前記固定データ順次出力部から順次出力される前記第1乃至前記第mの固定データを乗算し、第1乃至第mの乗算結果を順次出力する第2の乗算器と、

前記第1乃至前記第mの乗算結果を第1乃至第mの相関値として順次出力する相関値順次出力部と、

前記第1乃至前記第mの相関値のうちの最大値を検出するバス対応最大値検出器と、有することを特徴とするCDMA受信機の同期捕捉装置。

【請求項2】 請求項1に記載のCDMA受信機の同期捕捉装置において、

前記複数のパスの各々の前記固定データ順次出力部は、

前記第1乃至前記第mの固定データを発生する第1乃至第mの固定データ発生器と、

前記第1乃至前記第mの固定データ発生器によって発生された前記第1乃至前記第mの固定データを順次選択し出力する固定データ選択器とを有することを特徴とするCDMA受信機の同期捕捉装置。

【請求項3】 請求項1に記載のCDMA受信機の同期捕捉装置において、

各々が第1乃至第N(Nは2以上の整数)シンボルからなる前記第1乃至前記第mの固定データの内の一つを含む前記送信データを前記拡散コードでスペクト

ラム拡散することによって送信された信号を前記受信信号として受信する前記C DMA受信機に用いられ、前記複数のバスとして第1乃至第n（nは2以上の整数）のバスを有し、前記第1乃至前記第nのバスに、前記受信信号を分岐することにより得られた第1乃至第nの分岐信号が供給されるように構成された前記同期捕捉装置であって、

~~前記第1乃至前記第nの分岐信号に、互いに異なる第1乃至第nの遅延量をそれぞれ与えることによって、第1乃至第nの遅延された信号をそれぞれ出力する第1乃至第nの遅延器と、~~

前記第1乃至前記第nの遅延された信号から第1乃至第nの最大相関値をそれぞれ生成する第1乃至第nの最大相関値生成部と、

前記第1乃至前記第nの最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器とを有し、

前記第1乃至前記第nの最大相関値生成部の第j（ただし、 $1 \leq j \leq n$ ）の最大相関値生成部が、前記第1の乗算器と、前記第1の積分器と、前記固定データ順次出力部と、前記第2の乗算器と、前記相関値順次出力部と、前記バス対応最大値検出器とを有し、

前記第jの最大相関値生成部の前記第1の乗算器は、前記第1乃至前記第nの遅延された信号の第jの遅延された信号に前記拡散コードを乗算するものあり、

前記第jの最大相関値生成部の前記第1の積分器は、前記第jの最大相関値生成部の前記第1の乗算器の出力信号を1シンボル時間積分するものあり、

前記第jの最大相関値生成部の前記固定データ順次出力部は、前記第1乃至前記第mの固定データの第kシンボルをシンボル毎に順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うものあり、

前記第jの最大相関値生成部の前記第2の乗算器は、前記第jの最大相関値生成部の前記第1の積分器の出力信号に、前記第jの最大相関値生成部の前記固定データ順次出力部から順次出力される前記第1乃至前記第mの固定データの前記第kシンボルを乗算し、前記第1乃至前記第mの乗算結果を順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うものあり、

前記第jの最大相関値生成部の前記相関値順次出力部は、前記第jの最大相関値生成部の前記第2の乗算器の前記第1乃至前記第mの乗算結果をそれぞれNシンボル時間、第1乃至第mの積分値として、積分し、前記第1乃至前記第mの積分値を前記第1乃至前記第mの相関値として順次出力する第2の積分器を有し、

前記第jの最大相関値生成部の前記バス対応最大値検出器は、前記第jの最大相関値生成部の前記第2の積分器が順次出力する前記第1乃至前記第mの相関値のうちの最大値を、前記第1乃至前記第nの最大相関値の第jの最大相関値として出力するものであることを特徴とするCDMA受信機の同期捕捉装置。

【請求項4】 請求項3に記載のCDMA受信機の同期捕捉装置において、

前記第jの最大相関値生成部の前記固定データ順次出力部は、

前記第1乃至前記第mの固定データを発生する第1乃至第mの固定データ発生器と、

前記第1乃至前記第mの固定データ発生器によって発生された前記第1乃至前記第mの固定データから、前記第1乃至前記第mの固定データの前記第kシンボルをシンボル毎に順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う固定データ選択器とを有することを特徴とするCDMA受信機の同期捕捉装置。

【請求項5】 請求項4に記載のCDMA受信機の同期捕捉装置において、

前記第jの最大相関値生成部は、更に、1乃至mを順次表わす選択信号を繰り返し発生する選択信号発生器を有し、

前記固定データ選択器は、前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mの固定データの前記第kシンボルを順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うことを特徴とするCDMA受信機の同期捕捉装置。

【請求項6】 請求項5に記載のCDMA受信機の同期捕捉装置において、

前記第jの最大相関値生成部の前記第2の積分器は、

前記第1乃至前記第mの固定データに対応した第1乃至第mのラッチと、

前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mのラッチの出力信号を順次選択し出力する動作を、繰り返し行う

ラッチ出力選択器と、

前記第2の乗算器の前記第1乃至前記第mの乗算結果に前記第1乃至前記第mのラッチの前記出力信号を順次加算し、第1乃至第mの加算結果を順次出力する動作を、繰り返し行う加算器とを有し、

~~前記第1乃至前記第mのラッチは、前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mの加算結果を順次ラッチする動作を、繰り返し行うものであり、~~

前記ラッチ出力選択器は、前記第1乃至前記第mのラッチが、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次ラッチしたときの、前記第1乃至前記第mのラッチの前記出力信号を、前記第1乃至前記第mの相関値として順次選択し出力することを特徴とするCDMA受信機の同期捕捉装置。

【請求項7】 請求項5に記載のCDMA受信機の同期捕捉装置において、

前記選択信号発生器は、前記拡散コードのチップ速度（チップレート）の正整数倍の周波数のクロック信号を入力し、前記クロック信号を1からmまで順次カウントし、1乃至mを順次表わすカウント値を前記選択信号として発生する動作を、繰り返し行うカウンタであり、

前記固定データ選択器は、前記カウンタから前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mの固定データの前記第kシンボルを順次選択し出力する動作を、k=1からk=Nまで繰り返し行うものであり、

前記第jの最大相関値生成部の前記第2の積分器は、

互いに継続接続された第1乃至第mのラッチと、

前記第2の乗算器の前記第1乃至前記第mの乗算結果に前記第mのラッチの出力信号を順次加算し、第1乃至第mの加算結果を順次、前記第1のラッチへの入力信号として送出する動作を、繰り返し行う加算器とを有し、

前記第1乃至前記第mのラッチの第i（ただし、 $1 \leq i \leq m$ ）のラッチは、前記クロック信号に応答して、前記第iのラッチへの入力信号を保持し、保持された信号を出力するものであり、

前記第1のラッチは、前記加算器が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次、前記第1のラッチへの入力信号として送出したときに、前記クロック信号に応答して、前記第1乃至前記第mの積分値を、前記第1乃至前記第mの相関値として、順次、保持し、出力することを特徴とするCDMA受信機の同期捕捉装置。

【請求項8】 請求項1に記載のCDMA受信機の同期捕捉装置において、

各々が第1乃至第N（Nは2以上の整数）シンボルからなる前記第1乃至前記第mの固定データの内の一つを含む前記送信データを前記拡散コードでスペクトラム拡散することによって送信された信号を前記受信信号として受信する前記CDMA受信機に用いられ、前記複数のパスとして第1乃至第n（nは2以上の整数）のパスを有し、前記第1乃至前記第nのパスに、前記受信信号を分歧することにより得られた第1乃至第nの分歧信号が供給されるように構成された前記同期捕捉装置であって、

前記第1乃至前記第nの分歧信号に、互いに異なる第1乃至第nの遅延量をそれぞれ与えることによって、第1乃至第nの遅延された信号をそれぞれ出力する第1乃至第nの遅延器と、

前記第1乃至前記第nの遅延された信号から第1乃至第nの最大相関値をそれぞれ生成する第1乃至第nの最大相関値生成部と、

前記第1乃至前記第nの最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器と、

前記固定データ順次出力部とを有し、

この固定データ順次出力部は、前記第1乃至前記第mの固定データの第kシンボルをシンボル毎に順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うものであり、

前記第1乃至前記第nの最大相関値生成部の第j（ただし、 $1 \leq j \leq n$ ）の最大相関値生成部が、前記第1の乗算器と、前記第1の積分器と、前記第2の乗算器と、前記相関値順次出力部と、前記パス対応最大値検出器とを有し、

前記第jの最大相関値生成部の前記第1の乗算器は、前記第1乃至前記第nの遅延された信号の第jの遅延された信号に前記拡散コードを乗算するものあり

前記第jの最大相関値生成部の前記第1の積分器は、前記第jの最大相関値生成部の前記第1の乗算器の出力信号を1シンボル時間積分するものであり、

前記第jの最大相関値生成部の前記第2の乗算器は、前記第jの最大相関値生成部の前記第1の積分器の出力信号に、前記固定データ順次出力部から順次出力される前記第1乃至前記第mの固定データの前記第kシンボルを乗算し、前記第1乃至前記第mの乗算結果を順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うものであり、

前記第jの最大相関値生成部の前記相関値順次出力部は、前記第jの最大相関値生成部の前記第2の乗算器の前記第1乃至前記第mの乗算結果をそれぞれNシンボル時間、第1乃至第mの積分値として、積分し、前記第1乃至前記第mの積分値を前記第1乃至前記第mの相関値として順次出力する第2の積分器を有し、

前記第jの最大相関値生成部の前記パス対応最大値検出器は、前記第jの最大相関値生成部の前記第2の積分器が順次出力する前記第1乃至前記第mの相関値のうちの最大値を、前記第1乃至前記第nの最大相関値の第jの最大相関値として出力することを特徴とするCDMA受信機の同期捕捉装置。

【請求項9】 請求項8に記載のCDMA受信機の同期捕捉装置において、前記固定データ順次出力部は、

前記第1乃至前記第mの固定データを発生する第1乃至第mの固定データ発生器と、

前記第1乃至前記第mの固定データ発生器によって発生された前記第1乃至前記第mの固定データから、前記第1乃至前記第mの固定データの前記第kシンボルをシンボル毎に順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う固定データ選択器とを有することを特徴とするCDMA受信機の同期捕捉装置。

【請求項10】 請求項9に記載のCDMA受信機の同期捕捉装置において

1乃至mを順次表わす選択信号を繰り返し発生する選択信号発生器を更に有し

前記固定データ選択器は、前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mの固定データの前記第kシンボルを順次選択し出力する動作を、k=1からk=Nまで繰り返し行うことを特徴とするCDMA受信機の同期捕捉装置。

【請求項11】 請求項10に記載のCDMA受信機の同期捕捉装置において、

前記第jの最大相関値生成部の前記第2の積分器は、

前記第1乃至前記第mの固定データに対応した第1乃至第mのラッチと、

前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mのラッチの出力信号を順次選択し出力する動作を、繰り返し行うラッチ出力選択器と、

前記第2の乗算器の前記第1乃至前記第mの乗算結果に前記第1乃至前記第mのラッチの前記出力信号を順次加算し、第1乃至第mの加算結果を順次出力する動作を、繰り返し行う加算器とを有し、

前記第1乃至前記第mのラッチは、前記選択信号を受け、該選択信号が1乃至mを順次表わしているときに前記第1乃至前記第mの加算結果を順次ラッチする動作を、繰り返し行うものであり、

前記ラッチ出力選択器は、前記第1乃至前記第mのラッチが、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次ラッチしたときの、前記第1乃至前記第mのラッチの前記出力信号を、前記第1乃至前記第mの相関値として順次選択し出力することを特徴とするCDMA受信機の同期捕捉装置。

【請求項12】 請求項10に記載のCDMA受信機の同期捕捉装置において、

前記選択信号発生器は、前記拡散コードのチップ速度（チップレート）の正整数倍の周波数のクロック信号を入力し、前記クロック信号を1からmまで順次カウントし、1乃至mを順次表わすカウント値を前記選択信号として発生する動作を、繰り返し行うカウンタであり、

前記固定データ選択器は、前記カウンタから前記選択信号を受け、該選択信号

が1乃至mを順次表わしているときに前記第1乃至前記第mの固定データの前記第kシンボルを順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行うものであり、

前記第jの最大相関値生成部の前記第2の積分器は、
互いに継続接続された第1乃至第mのラッチと、
前記第2の乗算器の前記第1乃至前記第mの乗算結果に前記第mのラッチの出力信号を順次加算し、第1乃至第mの加算結果を順次、前記第1のラッチへの入力信号として送出する動作を、繰り返し行う加算器とを有し、

前記第1乃至前記第mのラッチの第i（ただし、 $1 \leq i \leq m$ ）のラッチは、前記クロック信号に応答して、前記第iのラッチへの入力信号を保持し、保持された信号を出力するものであり、

前記第1のラッチは、前記加算器が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次、前記第1のラッチへの入力信号として送出したときに、前記クロック信号に応答して、前記第1乃至前記第mの積分値を、前記第1乃至前記第mの相関値として、順次、保持し、出力することを特徴とするCDMA受信機の同期捕捉装置。

【請求項13】 入力信号を複数の分岐信号に分岐し、これら複数の分岐信号をそれぞれ異なる遅延時間もって遅延し、これら複数の遅延された信号に拡散コードを乗算し、これら複数の乗算された信号をそれぞれ1シンボル時間積分し、これら1シンボル時間積分された値の各々に、各固定データが第1乃至第N（Nは2以上の整数）シンボルからなる第1乃至第m（mは2以上の整数）の固定データの第kシンボルをシンボル毎に順次乗算する動作を、 $k = 1$ から $k = N$ まで繰り返し行い、乗算結果を、前記第1乃至前記第mの固定データ毎に、Nシンボル時間分積分して、前記複数の遅延された信号の各々に対する、前記第1乃至前記第mの固定データ毎のNシンボル時間分の積分値を求め、前記第1乃至前記第mの固定データ毎のNシンボル時間分の積分値の最大値を、前記複数の遅延された信号の各々に対する最大相関値として求め、前記複数の遅延された信号に対して求めた前記最大相関値の複数個の中から、最大値を求ることにより、どの遅延時間における前記最大相関値が最も高いかを判定して、同期捕捉することを特

徴とするCDMA受信機の同期捕捉方法。

【請求項14】 請求項13に記載のCDMA受信機の同期捕捉方法において、

前記第1乃至前記第mの固定データの前記第kシンボルをシンボル毎に順次選択して一つの乗算器に一入力信号として入力する動作を、 $k = 1$ から $k = N$ まで繰り返し行い、この一入力信号と前記1シンボル時間積分された値とを前記乗算器にて乗算し、前記乗算結果を得ることを特徴とするCDMA受信機の同期捕捉方法。

【請求項15】 請求項14に記載のCDMA受信機の同期捕捉方法において、

前記第1乃至前記第mの固定データに対応した第1乃至第mのラッチに、前記第1乃至前記第mの固定データの選択と対応して個別に、前記乗算結果を一入力に受けて複数シンボルに渡って積分を行なう加算器の加算結果を保持し、各ラッチの出力に設けた選択器で前記第1乃至前記第mの固定データの選択に対応するラッチの保持する値を、前記加算器の他入力に導くよう選択し、一つの前記加算器によって各固定データに対応する積分値を複数シンボルに渡って求めることを特徴とするCDMA受信機の同期捕捉方法。

【請求項16】 請求項14に記載のCDMA受信機の同期捕捉方法において、

固定データの数と同数の第1乃至第mのラッチをシリーズに接続し、前記第1乃至前記第mのラッチの各々は、前記固定データの選択に同期して入力データをラッチし出力するよう構成し、最終段の前記第4のラッチの出力を、前記乗算結果を一入力に受けて複数シンボルに渡って積分を行なう加算器の他入力に接続し、前記固定データの選択に対応して順次前記加算器の加算結果を前記第1のラッチに入力して保持させるとともに、前記第1乃至前記第mのラッチの保持していたデータを順次前記第1乃至前記第mのラッチの後段のラッチに保持させ、前記固定データの選択に対応して順次ラッチの保持する値を、複数のシンボルに渡って積分することによって、一つの前記加算器によって各固定データに対応する積分値を複数シンボルに渡って求めることを特徴とするCDMA受信機の同期捕捉

方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、CDMA受信機に関し、特に、CDMA受信機の同期捕捉装置及び同期捕捉方法に関する。

【0002】

【従来の技術】

次世代の携帯電話の標準として期待されている広帯域CDMA (code division multiple access) 方式では、拡散コードを用いて信号を広いスペクトラムに拡散させて同一の周波数帯を複数のチャンネルで共用できたり、秘匿性が高いなどの利点がある。反面、このCDMA方式では、受信機に、従来の狭帯域変調方式とは異なり、拡散コードを取り除く回路が必要となるため、回路規模は大きくなってしまう。

【0003】

CDMA送信機において、送信データ $D(t)$ は拡散コード $c(t)$ を乗算してスペクトラムを拡散された送信信号 $s(t)$ となり送信されるものとする。ここで、送信データ $D(t)$ は、最初の部分に、同期をとる為のある決まったデータ列を含んでいる。これを固定データと呼び、 $x_i(t)$ とする。送信信号 $s(t)$ は、伝送路を通過した後、CDMA受信機で受信される。このCDMA受信機で受信される受信信号を $r(t)$ とする。

【0004】

ここで、CDMA送信機が、前述した固定データ $x_i(t)$ として、複数の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ (m は 2 以上の整数) の内のどれか一つを使ってデータを送信する場合を考える。すなわち、 $1 \leq i \leq m$ である。CDMA受信機では、それら複数の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ はあらかじめ用意している値であるが、複数の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ のうちのどれが送信されてくるのか CDMA受信機ではわからないものとする。

【0005】

図9 (A) は、従来のCDMA受信機の同期捕捉装置を示している。この同期捕捉装置は、第1乃至第n (nは2以上の整数) のパスを有し、第1乃至第nのパスには、受信信号 $r(t)$ を分岐することにより得られた第1乃至第nの分岐信号が供給される。

【0006】

この同期捕捉装置は、第1乃至第nのパスに接続された第1乃至第nの遅延器 $10_1, 10_2, 10_3, \dots, 10_n$ を有する。これら第1乃至第nの遅延器 $10_1, 10_2, 10_3, \dots, 10_n$ は、第1乃至第nの分岐信号に、互いに異なる遅延量 $\tau_1, \tau_2, \tau_3, \dots, \tau_n$ をそれぞれ与えることによって、第1乃至第nの遅延された信号 $r_1(t), r_2(t), r_3(t), \dots, r_n(t)$ をそれぞれ出力する。すなわち、第1乃至第nのパスのうちの第j (すなわち、 $1 \leq j \leq n$) のパスに分岐された第jの分岐信号は、第jの遅延器 10_j によって第jの遅延された信号 $r_j(t)$ として遅延される。

【0007】

第1乃至第nの最大相関値生成部 $15_1, 15_2, 15_3, \dots, 15_n$ は、第1乃至第nの遅延器 $10_1, 10_2, 10_3, \dots, 10_n$ に接続され、第1乃至第nの遅延された信号 $r_1(t), r_2(t), r_3(t), \dots, r_n(t)$ から第1乃至第nの最大相関値をそれぞれ生成する。

【0008】

同期捕捉用最大値検出器 14 は、第1乃至第nの最大相関値生成部 $15_1, 15_2, 15_3, \dots, 15_n$ に接続され、第1乃至第nの最大相関値のうちの最大値を検出して同期捕捉する。

【0009】

図9 (B) は、図9 (A) の同期捕捉装置における第1乃至第nの最大相関値生成部 $15_1, 15_2, 15_3, \dots, 15_n$ のうち第nの最大相関値生成部 15_n の詳細を示している。残りの最大相関値生成部も第nの最大相関値生成部 15_n と同様の構成を有する。

【0010】

図9 (B) に示すように、第nの最大相関値生成部 15_n では、遅延器 10_n において遅延された信号 $r_n(t)$ を、固定データの数mと同じ数のパス（すなわち、第1乃至第mのパス）に第1乃至第mの分岐信号として分岐させ、第1乃至第mの分岐信号が第1乃至第mの相関器にそれぞれ入力される。第1乃至第mの相関器は、第1乃至第mの分岐信号に、第1乃至第mの固定データ $x_1(t)$ 、…、 $x_m(t)$ と拡散コード $c(t)$ との乗算結果を、それぞれ乗算して、第1乃至第mの乗算結果をそれぞれ得て、これら第1乃至第mの乗算結果をm個の積分器 $12'$ で積分することにより、第1乃至第mの相関値 $y_{1n}(t)$ 、…、 $y_{mn}(t)$ をそれぞれ出力する。第1乃至第mの相関器が出力する第1乃至第mの相関値 $y_{1n}(t)$ 、…、 $y_{mn}(t)$ は、第1乃至第mの分岐信号が、第1乃至第mの固定データ $x_1(t)$ 、…、 $x_m(t)$ と拡散コード $c(t)$ との前記乗算結果に対して同期がとれていれば、高い値を示すが、非同期の時は、低い値にとどまるもので、第nの最大相関値生成部 15_n のパス対応最大値検出器 $14'$ は、第1乃至第mの相関値 $y_{1n}(t)$ 、…、 $y_{mn}(t)$ （すなわち、 $y_{in}(t)$ ($1 \leq i \leq m$)）の最大値 $y_{in}(t)_{max}$ を、前記第nの最大相関値として検出す。詳細には、第nの最大相関値生成部 15_n のパス対応最大値検出器 $14'$ は、前記第nの最大相関値 $y_{in}(t)_{max}$ と、この第nの最大相関値 $y_{in}(t)_{max}$ に対応するiとを出力する。

【0011】

まとめると、図9 (A)において、第1乃至第nの最大相関値生成部 15_1 、…、 15_n の第j ($1 \leq j \leq n$) の最大相関値生成部 15_j は、第jの最大相関値 $y_{ij}(t)_{max}$ と、第jの最大相関値 $y_{ij}(t)_{max}$ に対応するiとを出力する。図9 (A) の同期捕捉用最大値検出器 14 は、最大相関値 $y_{ij}(t)_{max}$ ($1 \leq j \leq n$) のうちの最大値 $\max\{y_{ij}(t)_{max}\}$ を検出して、同期を捕捉し、検出された最大値 $\max\{y_{ij}(t)_{max}\}$ と、最大値 $\max\{y_{ij}(t)_{max}\}$ に対応するiおよびjを出力する。

【0012】

上述したように、図9 (A) の最大相関値生成部 15_1 、 15_2 、 15_3 、…、 15_n の各々の内部は、図9 (B) に示すように、m個の積分器 $12'$ を並列

にならべることになり、非常に大きな回路になってしまふ。

【0013】

なお、積分器12'の各々は、図9(B)に示すように、入力信号を第1の入力端子に受ける加算器16と、この加算器16の出力信号を1シンボル分遅延し、遅延された信号を積分器出力信号として出力すると共に、この積分器出力信号を加算器16の第2の入力端子に出力する、ラッチしからなる遅延素子17とを有する。

【0014】

次に、図9(A)および(B)を参照して、この同期捕捉装置の動作について説明する。

【0015】

送信データD(t)は、情報データをd(t)とすると、

$$D(t) = x_i(t) \quad (0 \leq t < t_0) \quad (1)$$

$$D(t) = d(t) \quad (t_0 \leq t)$$

で表される。すなわち、最初に($0 \leq t < t_0$)、固定データ $x_i(t)$ ($1 \leq i \leq m$)を含み、それに続いて($t_0 \leq t$)、情報データd(t)を含んでいる。

情報データd(t)を受信する時には、まず、この固定データ $x_i(t)$ と同期をとる必要がある。

【0016】

送信信号s(t)は、送信データD(t)に拡散コードc(t)を乗算して得られたものである。ここで、時間tを $0 \leq t < t_0$ の範囲で考えると、送信信号s(t)は

$$s(t) = x_i(t) c(t) \quad (0 \leq t < t_0) \quad (2)$$

で表される。

【0017】

相関器の出力 $y_{i,j}(t)$ は、受信信号r(t)=s(t)に、下記の数1式のように、各バスごとに遅延時間 τ_j ($1 \leq j \leq n$)を与え、拡散コードc(t)と固定データ $x_i(t)$ をかけたあと、Nシンボルの間積分することにより得られる。各バスのうち最大値を検出して同期捕捉する。

【0018】

【数1】

$$y_{ij}(t) = \int_0^{t_0} r(t - \tau_j) x_i(t) c(t) dt \quad (3)$$

【0019】

【発明が解決しようとする課題】

このように、CDMA送信機では、送信データに拡散コードをかけてスペクトラムを拡散させて伝送し、CDMA受信機では拡散コードを同期させ、元の送信データを復元させる。その際、受信信号をn本のパスに分岐させて、パスごとに異なる遅延を与え、更に、パスごとの遅延された信号をm個の固定データごとに分岐させて積分器で相関値をとるので、CDMA受信機の同期捕捉装置では、(n × m)個の積分器が必要になり、従って、積分器用の加算器として(n × m)個の加算器が必要になり、回路規模が大きくなるという問題点がある。

【0020】

特開平10-173630号公報には、受信信号を遅延させずに、拡散コードに、互いに異なる遅延量をそれぞれ与えることによって得られた、複数の遅延された拡散コードを、複数の相関器にそれぞれ与えるようにした同期捕捉装置が開示されている。この公報には、CDMA送信機が、同期をとる為の固定データとして、複数の固定データの内のどれか一つを使ってデータを送信してくる場合には着目しておらず、もちろん、この場合に、CDMA受信機の同期捕捉装置の回路規模が大きくなるという問題点及びその解決手段は何らの開示がない。

【0021】

本発明の目的は、小さい回路規模のCDMA受信機の同期捕捉装置及びこの同期捕捉装置によって達成される同期捕捉方法を提供することにある。

【0022】

【課題を解決するための手段】

本発明によれば、第1乃至第m(mは2以上の整数)の固定データの内一つを含む送信データを拡散コードでスペクトラム拡散することによって送信された

信号を受信信号として受信するCDMA受信機に用いられ、前記受信信号が分岐される複数のバスを有する同期捕捉装置において、

前記複数のバスの各々に、

前記受信信号に前記拡散コードを乗算する第1の乗算器と、

この第1の乗算器の出力信号を1シンボル時間積分する第1の積分器と、

~~前記第1乃至前記第mの固定データを持ち、前記第1乃至前記第mの固定データを順次出力する固定データ順次出力部と、~~

前記第1の積分器の出力信号に、前記固定データ順次出力部から順次出力される前記第1乃至前記第mの固定データを乗算し、第1乃至第mの乗算結果を順次出力する第2の乗算器と、

前記第1乃至前記第mの乗算結果を第1乃至第mの相関値として順次出力する相関値順次出力部と、

前記第1乃至前記第mの相関値のうちの最大値を検出するパス対応最大値検出器と、有することを特徴とするCDMA受信機の同期捕捉装置が得られる。

【0023】

更に本発明によれば、入力信号を複数の分岐信号に分岐し、これら複数の分岐信号をそれぞれ異なる遅延時間でもって遅延し、これら複数の遅延された信号に拡散コードを乗算し、これら複数の乗算された信号をそれぞれ1シンボル時間積分し、これら1シンボル時間積分された値の各々に、各固定データが第1乃至第N(Nは2以上の整数)シンボルからなる第1乃至第m(mは2以上の整数)の固定データの第kシンボルをシンボル毎に順次乗算する動作を、 $k = 1$ から $k = N$ まで繰り返し行い、乗算結果を、前記第1乃至前記第mの固定データ毎に、Nシンボル時間分積分して、前記複数の遅延された信号の各々に対する、前記第1乃至前記第mの固定データ毎のNシンボル時間分の積分値を求め、前記第1乃至前記第mの固定データ毎のNシンボル時間分の積分値の最大値を、前記複数の遅延された信号の各々に対する最大相関値として求め、前記複数の遅延された信号に対して求めた前記最大相関値の複数個の中から、最大値を求ることにより、どの遅延時間における前記最大相関値が最も高いかを判定して、同期捕捉することを特徴とするCDMA受信機の同期捕捉方法が得られる。

【0024】

【発明の実施の形態】

次に本発明の実施例について図面を参照して説明する。

【0025】

図1 (A) を参照すると、本発明の第1の実施例によるCDMA受信機の同期捕捉装置が示されている。本同期捕捉装置は、図9 (A) の同期捕捉装置と同様の参照符号で示される同様の部分を含む。

【0026】

図1 (A) に示すように、この同期捕捉装置では、図9 (A) の同期捕捉装置の第1の最大相関値生成部 $115_1, 115_2, 115_3, \dots, 115_n$ の代りに第1乃至第nの最大相関値生成部 $1115_1, 1115_2, 1115_3, \dots, 1115_n$ が設けられている。第1乃至第nの最大相関値生成部 $1115_1, 1115_2, 1115_3, \dots, 1115_n$ は、遅延器 $10_1, 10_2, 10_3, \dots, 10_n$ において遅延された信号 $r_1(t), r_2(t), r_3(t), \dots, r_n(t)$ を、それぞれ入力される。

【0027】

すなわち、本同期捕捉装置においても、図9 (A) の同期捕捉装置と同様に、受信信号 $r(t)$ は第1乃至第nのバスに第1乃至第nの分岐信号として分岐され、第1乃至第nのバスのうちの第j ($1 \leq j \leq n$) のバスに分岐された第jの分岐信号は、第jの遅延器 10_j によって第jの遅延された信号 $r_j(t)$ として遅延される。この第jの遅延された信号 $r_j(t)$ が第jの最大相関値生成部 1115_j に入力される。

【0028】

第1乃至第nの最大相関値生成部 $1115_1, 1115_2, 1115_3, \dots, 1115_n$ は互いに同様の構造を有する。第1乃至第nの最大相関値生成部 $1115_1, 1115_2, 1115_3, \dots, 1115_n$ の第jの最大相関値生成部 1115_j の詳細を図1 (B) に示す。

【0029】

図1 (B) を参照して、第jの最大相関値生成部 1115_j は、第jの遅延された信号 $r_j(t)$ に拡散コード $c(t)$ のみを乗算器21で乗算して、乗算器21の出

力を1シンボル時間積分器12（この積分器12も加算器16と遅延素子17とを有する。）で積分する。次に、乗算器23で積分器12の出力信号に固定データ $x_i(t)$ ($1 \leq i \leq m$) を乗算するときに、固定データ選択器（セレクタ）24で、第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ を順次乗算器23に送出する。こうすれば、積分器12内の一つの加算器16を第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ で共有できるので、回路の規模を小さくすることができる。

【0030】

詳細には、この第jの最大相関値生成部115_jは、第jの遅延された信号 $r_j(t)$ に拡散コード $c(t)$ を乗算する乗算器21と、この乗算器21の出力信号を1シンボル時間積分する唯一の積分器12とを有する。この第jの最大相関値生成部115_jは、更に、第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ を発生する第1乃至第mの固定データ発生器25₁、25₂、25₃、…、25_mと、選択信号Se1に応答して第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ を順次選択し出力する選択器（セレクタ）24と、積分器12の出力信号と選択器24の出力信号とを乗算する乗算器23とを有する。選択信号Se1は選択信号発生器26によって発生され、iとしての1～mを順次表わす信号である。選択器（セレクタ）24は、選択信号Se1が例えば1を表わしている時点では、第1の固定データ $x_1(t)$ を選択し出力する。

【0031】

このように、第1乃至第mの固定データ発生器25₁、25₂、25₃、…、25_mと選択器（セレクタ）24とは、第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ を持ち、第1乃至第mの固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、…、 $x_m(t)$ を順次出力する固定データ順次出力部として作用する。

【0032】

上述した式(3)における $x_i(t)$ は1シンボルごとに変化するので、Tを1シンボル長とし、kを1からN（Nは固定データのシンボル数である。）までの

整数値とすると、

$$x_i(t) = x_{ik} \quad (kT \leq t \leq (k+1)T)$$

と書ける。これより、式(3)は下記の2式のように変形できる。

【0033】

【数2】

$$y_{ij}(t) = \sum_{k=1}^N x_{ik} \int_0^T r(t - \tau_j + kT) c(t + kT) dt \quad (4)$$

式(4)を見ると、図1のように $r_j(t)$ に $c(t)$ を先に乗算器21で乗算し、この乗算器21の出力信号を1シンボル時間積分器12で積分した後に、積分器12の出力信号に x_{ik} をかけて積分しても図9(B)と同等の結果が得られることがわかる。

【0034】

図1(B)では、第1乃至第mの固定データ $x_1(t), x_2(t), x_3(t), \dots, x_m(t)$ を固定データ選択器(セレクタ)24によって順次出力させた後に積分器12の出力信号に乗算器23で乗算し、第1乃至第mの乗算結果を、第1乃至第mの固定データ $x_1(t), x_2(t), x_3(t), \dots, x_m(t)$ に対応した第1乃至第mのラッチ $27_1(L_1), 27_2(L_2), 27_3(L_3), \dots, 27_m(L_m)$ に、選択信号 S_{e1} に応答する選択器(セレクタ)28および29によって分岐させることにより、回路規模の小さな同期捕捉装置を得ている。

【0035】

なお、加算器30は、乗算器23の出力信号と選択器(セレクタ)28の出力信号とを加算し、加算出力を第1乃至第mのラッチ $27_1(L_1), 27_2(L_2), 27_3(L_3), \dots, 27_m(L_m)$ に与えるものである。選択器(セレクタ)29は、選択信号 S_{e1} に応答して、クロック c_{1k} を第1乃至第mのラッチ $27_1(L_1), 27_2(L_2), 27_3(L_3), \dots, 27_m(L_m)$ に順番に与えるものである。バス対応最大値検出器31は、選択器(セレクタ)28の出力信号と、選択信号発生器26の選択信号 S_{e1} とに応答し、最大値 $y_{ij}(t)_{max}$ と、最大値 $y_{ij}(t)_{max}$ に対応する i を出力するもので

ある。

【0036】

図1 (A) 及び (B) を参照して、本同期捕捉装置を詳細に説明する。

【0037】

図1 (A) に示すように、本同期捕捉装置は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ (図1 (B) 参照) の内の一つを含む送信データを拡散コード $c(t)$ でスペクトラム拡散することによって送信された信号を受信信号 $r(t)$ として受信するCDMA受信機に用いられる。第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の各々は第1乃至第N (Nは2以上の整数) シンボルからなる。本同期捕捉装置は、第1乃至第n (nは2以上の整数) のパスを有し、前記第1乃至前記第nのパスに、受信信号 $r(t)$ を分岐することにより得られた第1乃至第nの分岐信号が供給されるように構成されている。

【0038】

本同期捕捉装置は、前記第1乃至前記第nの分岐信号に、互いに異なる第1乃至第nの遅延量をそれぞれ与えることによって、第1乃至第nの遅延された信号をそれぞれ出力する第1乃至第nの遅延器 $10_1, \dots, 10_n$ と、前記第1乃至前記第nの遅延された信号から第1乃至第nの最大相関値をそれぞれ生成する第1乃至第nの最大相関値生成部 $115_1, \dots, 115_n$ と、前記第1乃至前記第nの最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器 14 とを有する。

【0039】

図1 (B) に示すように、第1乃至第nの最大相関値生成部 $115_1, \dots, 115_n$ の第j (ただし、 $1 \leq j \leq n$) の最大相関値生成部 115_j は、第1の乗算器 21 と、第1の積分器 12 と、固定データ順次出力部 ($25_1, \dots, 25_m, 24$) と、第2の乗算器 23 と、相関値順次出力部 ($30, 27_1, \dots, 27_m, 28$) と、パス対応最大値検出器 31 とを有する。

【0040】

第jの最大相関値生成部 115_j の第1の乗算器 21 は、前記第1乃至前記第nの遅延された信号 $r_1(t), \dots, r_n(t)$ の第jの遅延された信号 $r_j(t)$ に拡

散コードc(t)を乗算する。

【0041】

第jの最大相関値生成部115_jの第1の積分器12は、第jの最大相関値生成部115_jの第1の乗算器21の出力信号を1シンボル時間積分する。

【0042】

~~第jの最大相関値生成部115_jの固定データ順次出力部(25₁、…、25_m、24)~~は、第1乃至第mの固定データx₁(t)、…、x_m(t)を持ち、第1乃至第mの固定データx₁(t)、…、x_m(t)の第kシンボルをシンボル毎に順次出力する動作を、k=1からk=Nまで繰り返し行う。

【0043】

第jの最大相関値生成部115_jの第2の乗算器23は、第jの最大相関値生成部115_jの第1の積分器12の出力信号に、第jの最大相関値生成部115_jの固定データ順次出力部(25₁、…、25_m、24)から順次出力される第1乃至第mの固定データx₁(t)、…、x_m(t)の前記第kシンボルを乗算し、第1乃至第mの乗算結果を順次出力する動作を、k=1からk=Nまで繰り返し行う。

【0044】

第jの最大相関値生成部115_jの相関値順次出力部(30、27₁、…、27_m、28)は、第jの最大相関値生成部115_jの第2の乗算器23の前記第1乃至前記第mの乗算結果を第1乃至第mの相関値として順次出力するものである。このため、第jの最大相関値生成部115_jの相関値順次出力部(30、27₁、…、27_m、28)は、第jの最大相関値生成部115_jの第2の乗算器23の前記第1乃至前記第mの乗算結果をそれぞれNシンボル時間、第1乃至第mの積分値として、積分し、前記第1乃至前記第mの積分値を前記第1乃至前記第mの相関値として順次出力する第2の積分器(30、27₁、…、27_m、28)として動作する。

【0045】

第jの最大相関値生成部115_jのバス対応最大値検出器31は、第jの最大相関値生成部115_jの第2の積分器(30、27₁、…、27_m、28)が順

次出力する前記第1乃至前記第mの相関値のうちの最大値を、前記第1乃至前記第nの最大相関値の第jの最大相関値として出力する。

【0046】

第jの最大相関値生成部 115_j の固定データ順次出力部($25_1, \dots, 25_m, 24$)は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ を発生する第1乃至第mの固定データ発生器 $25_1, \dots, 25_m$ と、第1乃至第mの固定データ発生器 $25_1, \dots, 25_m$ によって発生された第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ から、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の前記第kシンボルをシンボル毎に順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う固定データ選択器24とを有する。

【0047】

第jの最大相関値生成部 115_j は、更に、1乃至mを順次表わす選択信号Se1を繰り返し発生する選択信号発生器26を有する。

【0048】

固定データ選択器24は、選択信号Se1を受け、該選択信号Se1が1乃至mを順次表わしているときに第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の前記第kシンボルを順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0049】

第jの最大相関値生成部 115_j の第2の積分器($30, 27_1, \dots, 27_m, 28$)は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ に対応した第1乃至第mのラッチ $27_1, \dots, 27_m$ と、選択信号Se1を受け、該選択信号Se1が1乃至mを順次表わしているときに第1乃至第mのラッチ $27_1, \dots, 27_m$ の出力信号を順次選択し出力する動作を、繰り返し行うラッチ出力選択器28と、第2の乗算器23の前記第1乃至前記第mの乗算結果に第1乃至第mのラッチ $27_1, \dots, 27_m$ の前記出力信号を順次加算し、第1乃至第mの加算結果を順次出力する動作を、繰り返し行う加算器30とを有している。第1乃至第mのラッチ $27_1, \dots, 27_m$ は、選択信号Se1を受ける選択器29と協働して、該選択信号Se1が1乃至mを順次表わしているときに前記第1乃至前記第mの

加算結果を順次ラッチする動作を、繰り返し行う。

【0050】

ラッチ出力選択器28は、第1乃至第mのラッチ $27_1, \dots, 27_m$ が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次ラッチしたときの、第1乃至第mのラッチ $27_1, \dots, 27_m$ の前記出力信号を、前記第1乃至前記第mの相関値として順次選択し出力する。

【0051】

このように固定データ選択器（セレクタ）24を用いて固定データを振り分けることによって、回路規模の小さな同期捕捉装置を得ている。

【0052】

このように回路規模の小さな同期捕捉装置が得られる理由について以下に詳細に説明する。

【0053】

1) 固定データ選択器（セレクタ）24にて第1乃至第mの固定データ $x_1(t), x_2(t), x_3(t), \dots, x_m(t)$ を切替える様にしたことで、図9(B)の加算器16の前段にある、 $x_1(t), x_2(t), x_3(t), \dots, x_m(t)$ と $c(t)$ を乗算しているm個の乗算器が、図1の乗算器23に集約されている。

【0054】

2) 図9(B)の積分器12'は、1シンボル分だけでなく、kシンボル分の積分（シンボルレートの積分）をするから、1シンボル分の積分をする図1の積分器12に相当するものではなく、むしろ、本質的には、図1の加算器30、第1乃至第mのラッチ $27_1 (L_1), 27_2 (L_2), 27_3 (L_3), \dots, 27_m (L_m)$ 、選択器（セレクタ）28で構成される、第2の積分器に相当する。図1の積分器12は、第1乃至第mの固定データ $x_1(t), x_2(t), x_3(t), \dots, x_m(t)$ を固定データ選択器（セレクタ）24で切り替えて、順次乗算器23で乗算する方式を採用するに当たって、順次乗算する間、入力信号の1シンボル分を維持する必要が生じ、新たに設けた積分器である。（すなわち、図1の(B)の積分器12は、図9(B)の積分器12'とは別異の、新規に増加した構成である。）従って、図9(B)の加算器16は、図1(B)の加算器30に

集約されたと考えられる。

【0055】

3) 図9 (B) で、加算器16の直前にあり、加算器16に直接接続された乗算器は、m個あるが、これらは図1 (B) の乗算器21に集約されて、個数が削減されている。すなわち、図9 (B) の乗算手順が変更されている。図9 (B) では、~~先にc(t)とx_i(t)とを掛けてから、r_n(t)と乗じているが、図1 (B)~~では、先にr_j(t)をc(t)と掛けて1シンボル分積分し、後からx_i(t)を乗じている。

【0056】

以上をまとめると、図9 (B) で、加算器16の前段に2個ずつm組ある乗算器は、図1 (B) の乗算器21と23の2個に集約されている。また、図9 (B) で、m個ある加算器16は、図1 (B) の加算器30ただ1個に集約されている。代わりに、図1 (B) の12に示される、1シンボル時間分の積分器と、選択器24、28、29、及び選択信号発生器26が増加している。

【0057】

次に図1 (B) の第jの最大相関値生成部115_jの動作を図2をも参照して説明する。

【0058】

選択信号発生器26は、iとしての1～mを順次表わす選択信号Selを発生している(図2の第3ライン参照)。選択信号Selで順次表わされている1～mは、選択器(セレクタ)29に入力されるクロックclk(図2の第2ライン参照)に同期している。

【0059】

選択器(セレクタ)29は、選択信号発生器26によって発生される選択信号Selを参照し、Selの値iに対応するラッチ27_i(27₁、27₂、…、27_m)にclk信号を送出する。

【0060】

すなわち、図2の第4乃至第7ラインに示すクロックclk₁～clk_mを発生し、クロックclk₁～clk_mを第1乃至第mのラッチ27₁(L

${}_1^1$) 、 ${}_2^2$ (L_2) 、 ${}_3^3$ (L_3) 、 … 、 ${}_m^m$ (L_m) にそれぞれ与える。

【0061】

固定データ選択器(セレクタ)24は、選択信号 S_{e1} が $1 \sim m$ を表わしているとき、 $1 \sim m$ に対応する第1乃至第 m の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、 … 、 $x_m(t)$ を切り替えて、順次乗算器23へ出力する。

【0062】

図2の中、24 OUTは、図1の選択器24の出力信号を示す。図1の第1乃至第 m の固定データ発生器 25_1 、 25_2 、 25_3 、 … 、 25_m は互いに独立した第1乃至第 m の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、 … 、 $x_m(t)$ を、時間直列に複数シンボル分、有している。選択器24は、次の手順で、第1乃至第 m の固定データ $x_1(t)$ 、 $x_2(t)$ 、 $x_3(t)$ 、 … 、 $x_m(t)$ を、順次第 i の固定データ $x_i(t)$ として選択して出力する。

【0063】

選択信号発生器26は、受信信号 $r(t)$ (図1(A) 参照) のシンボルレートに同期して、 i として $1 \sim m$ までを順次表わす選択信号 S_{e1} を発生する。選択器24は、選択信号発生器26からの i に従い、まず $i = 1$ で $x_1(t)$ を選択して、 $x_1(t)$ の第1シンボル X_{11} を出力する。以降、 $i = 2$ では $x_2(t)$ の第1シンボル X_{21} 、 $i = 3$ では $x_3(t)$ の第1シンボル X_{31} の順に出力し、 $i = m$ で $x_m(t)$ の第1シンボル X_{m1} を出力して一巡する。次の1巡の $i = 1$ では $x_1(t)$ を選択して、 $x_1(t)$ の第2シンボル X_{12} を出力する。以降 $i = 2$ では $x_2(t)$ の第2シンボル X_{22} 、 $i = 3$ では $x_3(t)$ の第2シンボル X_{32} の順に出力していく。こうして各 $x_i(t)$ の有するシンボル数分を繰り返し、 X_{mN} までを出力して、一連の相関値積分用の $x_i(t)$ を供給する。

【0064】

図2の中で、 L_1 は、図1のラッチ 27_1 (L_1) の出力信号を示す。選択器24の出力は、乗算器23にて入力信号の1シンボル積分値と乗算され、選択器28にて選択されたラッチ 27_1 (L_1) の出力値と加算器30で加算されてラッチ 27_1 (L_1) にクロック $clock_1$ でラッチされる。乗算器23にて乗算

される、1シンボル分の入力信号 $a_j(t)$ は、式(4)より、下記の数3式で表わされる。

【0065】

【数3】

$$a_j(t) = \int_0^T r(t - \tau_j + kT) c(t + kT) dt \quad (5)$$

なお、図2の第1ラインに示したリセット信号RSTにより、以前にラッチ $27_1(L_1)$ 、 $27_2(L_2)$ 、 $27_3(L_3)$ 、…、 $27_m(L_m)$ の保持するデータは0に初期化されているので、その後に最初にラッチ $27_1(L_1)$ にラッチされ、ラッチ $27_1(L_1)$ の保持するデータ L_{11} は、次式で示される。

【0066】

$$L_{11} = X_{11} a_j(t) \quad (6)$$

上記の式により L_{11} がラッチ $27_1(L_1)$ に保持されると、次回には選択器28によって選択された L_{11} が加算器30に入力されて、新たな入力信号と加算され、 $L_{11} + L_{12}$ となる。

【0067】

このようにしてラッチ $27_1(L_1)$ には、最終的に、 $L_{11} + L_{12} + \dots + L_{1N}$ が相関値 $y_{1j}(t)$ として保持され出力される。

【0068】

同様に、ラッチ $27_m(L_m)$ には、最終的に、 $L_{m1} + L_{m2} + \dots + L_{mN}$ が相関値 $y_{mj}(t)$ として保持され出力される。

【0069】

選択器28は、選択信号Selによって i として順次表わされている $1 \sim m$ に対応したラッチ $27_1(L_1) \sim 27_m(L_m)$ の出力 $y_{1j}(t) \sim y_{mj}(t)$ を、 $y_{ij}(t)$ として順次選択的に出力し、バス対応最大値検出器31に与える。

【0070】

パス対応最大値検出器31は、選択器（セレクタ）28の出力信号 $y_{i,j}(t)$ と、選択信号発生器26の選択信号 S_{e1} とに応答し、最大値 $y_{i,j}(t)_{max}$ と、最大値 $y_{i,j}(t)_{max}$ に対応する i とを出力する。

【0071】

図3を参照すると、パス対応最大値検出器31は、クロックに応答して、信号 $y_{i,j}(t)$ を保持する第1のラッチ311と、前記クロックに応答して、選択信号 S_{e1} によって表わされている1～ m を i として保持する第2のラッチ312とを有する。比較器（comp）313は、前記信号 $y_{i,j}(t)$ を第1の入力aとして受けると共に、第1のラッチ311の保持出力を第2の入力bとして受け、第1の入力aが第2の入力bより大きいとき、第1の入力aが第2の入力bより大きいことを表わす信号 $a > b$ を出力する。アンド回路（AND）314は、比較器313から信号 $a > b$ を受けたときのみ、前記クロック c_{1k} を第1のラッチ311及び第2のラッチ312に送出する。

【0072】

第1のラッチ311及び第2のラッチ312が、以前にラッチしたデータは、図2の第9ラインに示したリセット信号 $RST-M$ により、0に初期化される。

【0073】

これにより、第1のラッチ311には、信号 $y_{i,j}(t)$ の最大値 $y_{i,j}(t)_{max}$ が保持出力として保持される。また、第2のラッチ312には、最大値 $y_{i,j}(t)_{max}$ に対応する i の値が保持出力として保持される。

【0074】

図4（A）を参照すると、本発明の第2の実施例によるCDMA受信機の同期捕捉装置が示されている。本同期捕捉装置は、図9（A）及び図1（A）の同期捕捉装置と同様の参照符号で示される同様の部分を含む。

【0075】

図4（A）に示すように、この同期捕捉装置では、図1（A）の同期捕捉装置の第1乃至第nの最大相関値生成部 $115_1, 115_2, 115_3, \dots, 115_n$ の代りに第1乃至第nの最大相関値生成部 $215_1, 215_2, 215_3, \dots, 215_n$ が設けられている。第1乃至第nの最大相関値生成部 $215_1, 215_2, 215_3, \dots, 215_n$

$5_2, 215_3, \dots, 215_n$ は互いに同様の構造を有する。第 1 乃至第 n の最大相関値生成部 $215_1, 215_2, 215_3, \dots, 215_n$ の第 j の最大相関値生成部 215_j の詳細を図 4 (B) に示す。

【0076】

図 4 (B) の第 j の最大相関値生成部 215_j から、図 1 (B) の第 j の最大相関値生成部 115_j には含まれていた、第 1 乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、固定データ選択器 (セレクタ) 24 と、選択信号発生器 26 と、選択器 (セレクタ) 29 とが除去されている。そして、図 4 (A) の同期捕捉装置においては、第 1 乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、固定データ選択器 (セレクタ) 24 と、選択信号発生器 26 と、選択器 (セレクタ) 29 を、第 1 乃至第 n の最大相関値生成部 $215_1, 215_2, 215_3, \dots, 215_n$ が共通に使用できるように、第 1 乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、固定データ選択器 (セレクタ) 24 と、選択信号発生器 26 と、選択器 (セレクタ) 29 とに、第 1 乃至第 n の最大相関値生成部 $215_1, 215_2, 215_3, \dots, 215_n$ が共通に接続されている。

【0077】

図 4 (A) 及び (B) を参照して、本同期捕捉装置を詳細に説明する。

【0078】

図 4 (A) に示すように、本同期捕捉装置は、第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の内の一つを含む送信データを拡散コード $c(t)$ でスペクトラム拡散することによって送信された信号を受信信号 $r(t)$ として受信する CDMA 受信機に用いられる。第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の各々は第 1 乃至第 N (N は 2 以上の整数) シンボルからなる。本同期捕捉装置は、第 1 乃至第 n (n は 2 以上の整数) のパスを有し、前記第 1 乃至前記第 n のパスに、受信信号 $r(t)$ を分岐することにより得られた第 1 乃至第 n の分岐信号が供給されるように構成されている。

【0079】

本同期捕捉装置は、前記第 1 乃至前記第 n の分岐信号に、互いに異なる第 1 乃

至第nの遅延量をそれぞれ与えることによって、第1乃至第nの遅延された信号をそれぞれ出力する第1乃至第nの遅延器 $10_1, \dots, 10_n$ と、前記第1乃至前記第nの遅延された信号から第1乃至第nの最大相関値をそれぞれ生成する第1乃至第nの最大相関値生成部 $215_1, \dots, 215_n$ と、前記第1乃至前記第nの最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器14と、固定データ順次出力部($25_1, \dots, 25_m, 24$)とを有する。この固定データ順次出力部($25_1, \dots, 25_m, 24$)は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ を持ち、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の第kシンボルをシンボル毎に順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0080】

図4(B)に示すように、第1乃至第nの最大相関値生成部 $215_1, \dots, 215_n$ の第j(ただし、 $1 \leq j \leq n$)の最大相関値生成部 215_j は、第1の乗算器21と、第1の積分器12と、第2の乗算器23と、相関値順次出力部(30、 $27_1, \dots, 27_m, 28$)と、バス対応最大値検出器31とを有する。

【0081】

第jの最大相関値生成部 215_j の第1の乗算器21は、前記第1乃至前記第nの遅延された信号 $r_1(t), \dots, r_n(t)$ の第jの遅延された信号 $r_j(t)$ に拡散コード $c(t)$ を乗算する。

【0082】

第jの最大相関値生成部 215_j の第1の積分器12は、第jの最大相関値生成部 215_j の第1の乗算器21の出力信号を1シンボル時間積分する。

【0083】

第jの最大相関値生成部 215_j の第2の乗算器23は、第jの最大相関値生成部 215_j の第1の積分器12の出力信号に、図4(A)の固定データ順次出力部($25_1, \dots, 25_m, 24$)から順次出力される第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の前記第kシンボルを乗算し、第1乃至第mの乗算結果を順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0084】

第jの最大相関値生成部 215_j の相関値順次出力部（ $30, 27_1, \dots, 27_m, 28$ ）は、第jの最大相関値生成部 215_j の第2の乗算器23の前記第1乃至前記第mの乗算結果を第1乃至第mの相関値として順次出力するものである。このため、第jの最大相関値生成部 215_j の相関値順次出力部（ $30, 27_1, \dots, 27_m, 28$ ）は、第jの最大相関値生成部 215_j の第2の乗算器23の前記第1乃至前記第mの乗算結果をそれぞれNシンボル時間、第1乃至第mの積分値として、積分し、前記第1乃至前記第mの積分値を前記第1乃至前記第mの相関値として順次出力する第2の積分器（ $30, 27_1, \dots, 27_m, 28$ ）として動作する。

【0085】

第jの最大相関値生成部 215_j のパス対応最大値検出器31は、第jの最大相関値生成部 215_j の第2の積分器（ $30, 27_1, \dots, 27_m, 28$ ）が順次出力する前記第1乃至前記第mの相関値のうちの最大値を、前記第1乃至前記第nの最大相関値の第jの最大相関値として出力する。

【0086】

図4(A)の同期捕捉装置において、固定データ順次出力部（ $25_1, \dots, 25_m, 24$ ）は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ を発生する第1乃至第mの固定データ発生器 $25_1, \dots, 25_m$ と、第1乃至第mの固定データ発生器 $25_1, \dots, 25_m$ によって発生された第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ から、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の前記第kシンボルをシンボル毎に順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う固定データ選択器24とを有する。

【0087】

図4(A)の同期捕捉装置は、1乃至mを順次表わす選択信号Selを繰り返し発生する選択信号発生器26と、選択信号Selを受ける選択器29とを、更に有する。

【0088】

固定データ選択器24は、選択信号Selを受け、該選択信号Selが1乃至mを順次表わしているときに第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の

前記第kシンボルを順次選択し出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0089】

図4(B)において、第jの最大相関値生成部 215_j の第2の積分器(30、 27_1 、…、 27_m 、28)は、第1乃至第mの固定データ $x_1(t)$ 、…、 $x_m(t)$ に対応した第1乃至第mのラッチ 27_1 、…、 27_m と、選択信号 S_{e1} を受け、該選択信号 S_{e1} が1乃至mを順次表わしているときに第1乃至第mのラッチ 27_1 、…、 27_m の出力信号を順次選択し出力する動作を、繰り返し行うラッチ出力選択器28と、第2の乗算器23の前記第1乃至前記第mの乗算結果に第1乃至第mのラッチ 27_1 、…、 27_m の前記出力信号を順次加算し、第1乃至第mの加算結果を順次出力する動作を、繰り返し行う加算器30とを有している。第1乃至第mのラッチ 27_1 、…、 27_m は、上述した、選択信号 S_{e1} を受ける選択器29(図4(A))と協働して、該選択信号 S_{e1} が1乃至mを順次表わしているときに前記第1乃至前記第mの加算結果を順次ラッチする動作を、繰り返し行う。

【0090】

ラッチ出力選択器28は、第1乃至第mのラッチ 27_1 、…、 27_m が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次ラッチしたときの、第1乃至第mのラッチ 27_1 、…、 27_m の前記出力信号を、前記第1乃至前記第mの相関値として順次選択し出力する。

【0091】

図5(A)を参照すると、本発明の第3の実施例によるCDMA受信機の同期捕捉装置が示されている。本同期捕捉装置は、図9(A)、図1(A)、及び図4(A)の同期捕捉装置と同様の参照符号で示される同様の部分を含む。

【0092】

図5(A)に示すように、この同期捕捉装置では、図1(A)の同期捕捉装置の第1乃至第nの最大相関値生成部 115_1 、 115_2 、 115_3 、…、 115_n の代りに第1乃至第nの最大相関値生成部 315_1 、 315_2 、 315_3 、…、 315_n が設けられている。第1乃至第nの最大相関値生成部 315_1 、 315_2 、 315_3 、…、 315_n が設けられている。第1乃至第nの最大相関値生成部 315_1 、 315_2 、 315_3 、…、 315_n が設けられている。

$5_2, 315_3, \dots, 315_n$ は互いに同様の構造を有する。第 1 乃至第 n の最大相関値生成部 $315_1, 315_2, 315_3, \dots, 315_n$ の第 j の最大相関値生成部 315_j の詳細を図 5 (B) に示す。

【0093】

図 5 (A) 及び (B) を参照して、本同期捕捉装置を詳細に説明する。

【0094】

図 5 (A) に示すように、本同期捕捉装置は、第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ (図 5 (B) 参照) の内の一つを含む送信データを拡散コード $c(t)$ でスペクトラム拡散することによって送信された信号を受信信号 $r(t)$ として受信する CDMA 受信機に用いられる。第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の各々は第 1 乃至第 N (N は 2 以上の整数) シンボルからなる。本同期捕捉装置は、第 1 乃至第 n (n は 2 以上の整数) のパスを有し、前記第 1 乃至前記第 n のパスに、受信信号 $r(t)$ を分岐することにより得られた第 1 乃至第 n の分岐信号が供給されるように構成されている。

【0095】

本同期捕捉装置は、前記第 1 乃至前記第 n の分岐信号に、互いに異なる第 1 乃至第 n の遅延量をそれぞれ与えることによって、第 1 乃至第 n の遅延された信号をそれぞれ出力する第 1 乃至第 n の遅延器 $10_1, \dots, 10_n$ と、前記第 1 乃至前記第 n の遅延された信号から第 1 乃至第 n の最大相関値をそれぞれ生成する第 1 乃至第 n の最大相関値生成部 $315_1, \dots, 315_n$ と、前記第 1 乃至前記第 n の最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器 14 とを有する。

【0096】

図 5 (B) に示すように、第 1 乃至第 n の最大相関値生成部 $315_1, \dots, 315_n$ の第 j (ただし、 $1 \leq j \leq n$) の最大相関値生成部 315_j は、第 1 の乗算器 21 と、第 1 の積分器 12 と、固定データ順次出力部 ($25_1, \dots, 25_m, 24$) と、第 2 の乗算器 23 と、相関値順次出力部 ($30, 41_1, \dots, 41_m$) と、パス対応最大値検出器 31 とを有する。

【0097】

第 j の最大相関値生成部 315_j の第 1 の乗算器 21 は、前記第 1 乃至前記第 n の遅延された信号 $r_1(t)$ 、…、 $r_n(t)$ の第 j の遅延された信号 $r_j(t)$ に拡散コード $c(t)$ を乗算する。

【0098】

第 j の最大相関値生成部 315_j の第 1 の積分器 12 は、第 j の最大相関値生成部 315_j の第 1 の乗算器 21 の出力信号を 1 シンボル時間積分する。

【0099】

第 j の最大相関値生成部 315_j の固定データ順次出力部 (25_1 、…、 25_m 、 24) は、第 1 乃至第 m の固定データ $x_1(t)$ 、…、 $x_m(t)$ を持ち、第 1 乃至第 m の固定データ $x_1(t)$ 、…、 $x_m(t)$ の第 k シンボルをシンボル毎に順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0100】

第 j の最大相関値生成部 315_j の第 2 の乗算器 23 は、第 j の最大相関値生成部 315_j の第 1 の積分器 12 の出力信号に、第 j の最大相関値生成部 315_j の固定データ順次出力部 (25_1 、…、 25_m 、 24) から順次出力される第 1 乃至第 m の固定データ $x_1(t)$ 、…、 $x_m(t)$ の前記第 k シンボルを乗算し、第 1 乃至第 m の乗算結果を順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0101】

第 j の最大相関値生成部 315_j の相関値順次出力部 (30 、 41_1 、…、 41_m) は、第 j の最大相関値生成部 315_j の第 2 の乗算器 23 の前記第 1 乃至前記第 m の乗算結果を第 1 乃至第 m の相関値として順次出力するものである。このため、第 j の最大相関値生成部 315_j の相関値順次出力部 (30 、 41_1 、…、 41_m) は、第 j の最大相関値生成部 315_j の第 2 の乗算器 23 の前記第 1 乃至前記第 m の乗算結果をそれぞれ N シンボル時間、第 1 乃至第 m の積分値として、積分し、前記第 1 乃至前記第 m の積分値を前記第 1 乃至前記第 m の相関値として順次出力する第 2 の積分器 (30 、 41_1 、…、 41_m) として動作する。

【0102】

第 j の最大相関値生成部 315_j のバス対応最大値検出器 31 は、第 j の最大相関値生成部 315_j の第 2 の積分器 (30, 41₁, …, 41_m) が順次出力する前記第 1 乃至前記第 m の相関値のうちの最大値を、前記第 1 乃至前記第 n の最大相関値の第 j の最大相関値として出力する。

【0103】

第 j の最大相関値生成部 315_j の固定データ順次出力部 (25₁, …, 25_m, 24) は、第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ を発生する第 1 乃至第 m の固定データ発生器 25₁, …, 25_m と、第 1 乃至第 m の固定データ発生器 25₁, …, 25_m によって発生された第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ から、第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の前記第 k シンボルをシンボル毎に順次選択し出力する動作を、k = 1 から k = N まで繰り返し行う固定データ選択器 24 とを有する。

【0104】

第 j の最大相関値生成部 315_j は、更に、1 乃至 m を順次表わす選択信号 S_{e1} を繰り返し発生する選択信号発生器として作用するカウンタ 42 を有する。このカウンタ 42 は、拡散コード c(t) のチップ速度 (チップレート) の正整数倍の周波数のクロック c_{1k} を入力し、該クロック c_{1k} を 1 から m まで順次カウントし、1 乃至 m を順次表わすカウント値を前記選択信号 S_{e1} として発生する動作を、繰り返し行う。

【0105】

固定データ選択器 24 は、カウンタ 42 から選択信号 S_{e1} を受け、該選択信号 S_{e1} が 1 乃至 m を順次表わしているときに第 1 乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の前記第 k シンボルを順次選択し出力する動作を、k = 1 から k = N まで繰り返し行う。

【0106】

第 j の最大相関値生成部 315_j の第 2 の積分器 (30, 41₁, …, 41_m) は、互いに継続接続された第 1 乃至第 m のラッチ 41₁, …, 41_m と、第 2 の乗算器 23 の前記第 1 乃至前記第 m の乗算結果に第 m のラッチ 41_m の出力信号を順次加算し、第 1 乃至第 m の加算結果を順次、第 1 のラッチ 41₁ への入力

信号として送出する動作を、繰り返し行う加算器30とを有する。第1乃至第mのラッチ41₁、…、41_mの第i（ただし、 $1 \leq i \leq m$ ）のラッチは、前記クロックc1kに応答して、前記第iのラッチへの入力信号を保持し、保持された信号を出力する。第1のラッチ41₁は、加算器30が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次、第1のラッチ41₁への入力信号として送出したときに、前記クロックc1kに応答して、前記第1乃至前記第mの積分値を、前記第1乃至前記第mの相関値として、順次、保持し、出力する。

【0107】

すなわち、図5(B)の第jの最大相関値生成部315_jでは、ラッチ41₁(Q₁)、41₂(Q₂)、41₃(Q₃)、…、41_m(Q_m)を、固定データx₁(t)、x₂(t)、x₃(t)、…、x_m(t)と同数のm個用意し、ラッチ41₁(Q₁)、41₂(Q₂)、41₃(Q₃)、…、41_m(Q_m)をクロックc1k(図6のc1k参照)で制御する。選択信号Selはクロックc1kをカウントするカウンタ(counter)42のカウント値(図6のcounterのi=1~m参照)で制御し、クロックc1kと同期させて固定データx_i(t)を振り分けるようにする。このようにすれば、回路構成はさらに簡単にできる。

【0108】

カウンタ42のカウント値(図6のcounterのi=1~m)は、ラッチ43に保持され、バス対応最大値検出器31に入力される。

【0109】

図6においても、24OUTは、図5の選択器24の出力信号を示す。図5の選択器24の出力信号は、図2に24OUTとして示された出力信号と同じであり、ここでは説明を省略する。

【0110】

図6にQ₁で示されるように、カウンタ42は1~mまでの出力値をN回繰り返し出力する(図6のcounter)。ラッチ41₁(Q₁)の出力には、カウンタ42がN回めに出力する1~mに対応して、Nシンボル分の積分値が出力される。

【0111】

すなわち、カウント値が $i = 1$ を表わしているタイミングで、図2で説明した $(L_{11} + L_{12} + \dots + L_{1N})$ が相関値 $y_{1j}(t)$ として保持され、パス対応最大値検出器31に入力される。同様に、カウンタ42のカウント値(図6のcounter)が $i = m$ を表わしているタイミングでは、ラッチ41₁(Q₁)の出力には、図2で説明した $(L_{m1} + L_{m2} + \dots + L_{mN})$ が相関値 $y_{mj}(t)$ として保持され、パス対応最大値検出器31に入力される。

【0112】

バス対応最大値検出器31は、図3に示す構成であり、第1のラッチ31₁及び第2のラッチ31₂が、以前にラッピングしたデータは、図6に示したリセット信号RST-Mにより、0に初期化される。

【0113】

これにより、バス対応最大値検出器31は、ラッチ41₁(Q₁)の出力信号 $y_{ij}(t)$ と、カウンタ42のカウント値(図6のcounterの $i = 1 \sim m$)とに応答し、第1のラッチ31₁には、ラッチ41₁(Q₁)出力の最大値 $y_{ij}(t)_{max}$ が保持出力として保持される。また、第2のラッチ31₂には、最大値 $y_{ij}(t)_{max}$ に対応する i の値が保持出力として保持される。

【0114】

図7(A)を参照すると、本発明の第4の実施例によるCDMA受信機の同期捕捉装置が示されている。本同期捕捉装置は、図9(A)、図1(A)、図4(A)、及び図5(A)の同期捕捉装置と同様ので示される同様の部分を含む。

【0115】

図7(A)に示すように、この同期捕捉装置では、図5(A)の同期捕捉装置の第1乃至第nの最大相関値生成部315₁、315₂、315₃、…、315_nの代りに第1乃至第nの最大相関値生成部415₁、415₂、415₃、…、415_nが設けられている。第1乃至第nの最大相関値生成部415₁、415₂、415₃、…、415_nは互いに同様の構造を有する。第1乃至第nの最大相関値生成部415₁、415₂、415₃、…、415_nの第jの最大相関値生成部415_jの詳細を図7(B)に示す。

【0116】

図7 (B) の第 j の最大相関値生成部 415_j から、図5 (B) の第 j の最大相関値生成部 315_j には含まれていた、第1乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、固定データ選択器（セレクタ）24と、カウンタ42とが除去されている。そして、図7 (A) の同期捕捉装置においては、第1乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、固定データ選択器（セレクタ）24と、カウンタ42とを、第1乃至第 n の最大相関値生成部 $415_1, 415_2, 415_3, \dots, 415_n$ が共通に使用できるように、第1乃至第 m の固定データ発生器 $25_1, 25_2, 25_3, \dots, 25_m$ と、選択器（セレクタ）24と、カウンタ42とに、第1乃至第 n の最大相関値生成部 $415_1, 415_2, 415_3, \dots, 415_n$ が共通に接続されている。

【0117】

図7 (A) 及び (B) を参照して、本同期捕捉装置を詳細に説明する。

【0118】

図7 (A) に示すように、本同期捕捉装置は、第1乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ (図7 (B) 参照) の内の一つを含む送信データを拡散コード $c(t)$ でスペクトラム拡散することによって送信された信号を受信信号 $r(t)$ として受信するCDMA受信機に用いられる。第1乃至第 m の固定データ $x_1(t), \dots, x_m(t)$ の各々は第1乃至第 N (N は2以上の整数) シンボルからなる。本同期捕捉装置は、第1乃至第 n (n は2以上の整数) のパスを有し、前記第1乃至前記第 n のパスに、受信信号 $r(t)$ を分岐することにより得られた第1乃至第 n の分岐信号が供給されるように構成されている。

【0119】

本同期捕捉装置は、前記第1乃至前記第 n の分岐信号に、互いに異なる第1乃至第 n の遅延量をそれぞれ与えることによって、第1乃至第 n の遅延された信号をそれぞれ出力する第1乃至第 n の遅延器 $10_1, \dots, 10_n$ と、前記第1乃至前記第 n の遅延された信号から第1乃至第 n の最大相関値をそれぞれ生成する第1乃至第 n の最大相関値生成部 $415_1, \dots, 415_n$ と、前記第1乃至前記第 n の最大相関値のうちの最大値を検出して同期捕捉する同期捕捉用最大値検出器

14と、固定データ順次出力部（ $25_1, \dots, 25_m, 24$ ）とを有する。この固定データ順次出力部（ $25_1, \dots, 25_m, 24$ ）は、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ を持ち、第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の第kシンボルをシンボル毎に順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0120】

図7(B)に示すように、第1乃至第nの最大相関値生成部 $415_1, \dots, 415_n$ の第j（ただし、 $1 \leq j \leq n$ ）の最大相関値生成部 415_j は、第1の乗算器21と、第1の積分器12と、第2の乗算器23と、相関値順次出力部（30、 $41_1, \dots, 41_m$ ）と、バス対応最大値検出器31とを有する。

【0121】

第jの最大相関値生成部 415_j の第1の乗算器21は、前記第1乃至前記第nの遅延された信号 $r_1(t), \dots, r_n(t)$ の第jの遅延された信号 $r_j(t)$ に拡散コードc(t)を乗算する。

【0122】

第jの最大相関値生成部 415_j の第1の積分器12は、第jの最大相関値生成部 415_j の第1の乗算器21の出力信号を1シンボル時間積分する。

【0123】

第jの最大相関値生成部 415_j の第2の乗算器23は、第jの最大相関値生成部 415_j の第1の積分器12の出力信号に、図7(B)の固定データ順次出力部（ $25_1, \dots, 25_m, 24$ ）から順次出力される第1乃至第mの固定データ $x_1(t), \dots, x_m(t)$ の前記第kシンボルを乗算し、第1乃至第mの乗算結果を順次出力する動作を、 $k = 1$ から $k = N$ まで繰り返し行う。

【0124】

第jの最大相関値生成部 415_j の相関値順次出力部（30、 $41_1, \dots, 41_m$ ）は、第jの最大相関値生成部 415_j の第2の乗算器23の前記第1乃至前記第mの乗算結果を第1乃至第mの相関値として順次出力するものである。このため、第jの最大相関値生成部 415_j の相関値順次出力部（30、 $41_1, \dots, 41_m$ ）は、第jの最大相関値生成部 415_j の第2の乗算器23の前記第

1乃至前記第mの乗算結果をそれぞれNシンボル時間、第1乃至第mの積分値として、積分し、前記第1乃至前記第mの積分値を前記第1乃至前記第mの相関値として順次出力する第2の積分器（30、41₁、…、41_m）として動作する。

【0125】

第jの最大相関値生成部415_jのパス対応最大値検出器31は、第jの最大相関値生成部415_jの第2の積分器（30、41₁、…、41_m）が順次出力する前記第1乃至前記第mの相関値のうちの最大値を、前記第1乃至前記nの最大相関値の第jの最大相関値として出力する。

【0126】

図7（A）の同期捕捉装置において、固定データ順次出力部（25₁、…、25_m、24）は、第1乃至第mの固定データx₁（t）、…、x_m（t）を発生する第1乃至第mの固定データ発生器25₁、…、25_mと、第1乃至第mの固定データ発生器25₁、…、25_mによって発生された第1乃至第mの固定データx₁（t）、…、x_m（t）から、第1乃至第mの固定データx₁（t）、…、x_m（t）の前記第kシンボルをシンボル毎に順次選択し出力する動作を、k=1からk=Nまで繰り返し行う固定データ選択器24とを有する。

【0127】

図7（A）の同期捕捉装置は、更に、1乃至mを順次表わす選択信号Se1を繰り返し発生する選択信号発生器として作用するカウンタ42を有する。このカウンタ42は、拡散コードc（t）のチップ速度（チップレート）の正整数倍の周波数のクロックc1kを入力し、該クロックc1kを1からmまで順次カウントし、1乃至mを順次表わすカウント値を前記選択信号Se1として発生する動作を、繰り返し行う。

【0128】

固定データ選択器24は、カウンタ42から選択信号Se1を受け、該選択信号Se1が1乃至mを順次表わしているときに第1乃至第mの固定データx₁（t）、…、x_m（t）の前記第kシンボルを順次選択し出力する動作を、k=1からk=Nまで繰り返し行う。

【0129】

図7 (B)において、第jの最大相関値生成部415_jの第2の積分器(30、41₁、…、41_m)は、互いに継続接続された第1乃至第mのラッチ41₁、…、41_mと、第2の乗算器23の前記第1乃至前記第mの乗算結果に第mのラッチ41_mの出力信号を順次加算し、第1乃至第mの加算結果を順次、第1のラッチ41₁への入力信号として送出する動作を、繰り返し行う加算器30とを有する。第1乃至第mのラッチ41₁、…、41_mの第i(ただし、1≤i≤m)のラッチは、前記クロックc1kに応答して、前記第iのラッチへの入力信号を保持し、保持された信号を出力する。第1のラッチ41₁は、加算器30が、前記第1乃至前記第mの加算結果として、前記第1乃至前記第mの積分値を、順次、第1のラッチ41₁への入力信号として送出したときに、前記クロックc1kに応答して、前記第1乃至前記第mの積分値を、前記第1乃至前記第mの相関値として、順次、保持し、出力する。

【0130】

次に図8を参照して、図1のCDMA受信機の同期捕捉装置における同期捕捉方法を説明する。

【0131】

本同期捕捉方法は、各遅延時間毎の最大値を検出するためのステップを含む。

【0132】

まず、各遅延時間毎の最大値を検出するためのステップについて説明する。

【0133】

入力信号(受信信号)r(t)を分岐し、遅延器101～10nにてそれぞれ異なる時間(τ1～τn)ずつ遅延した入力信号rj(t)を得る(ステップS1)。遅延した入力信号rj(t)に拡散コードc(t)を、乗算器21において、掛け(ステップS2)、それぞれ1シンボル時間分、積分器12において積分する(ステップS3)。

【0134】

固定データ選択器24において、複数の固定データxi(t)の第kのシンボルを順次選択して一つの乗算器23に入力して(ステップS4)、選択した固定データ

タの第kのシンボルと積分器12の1シンボル積分値とを乗算器23において乗算し（ステップS5）、乗算結果を積分する（ステップS6）。

【0135】

ここで、S7、S8は、S3からS12までのステップのループの、最終N回目ののみの機能なので、後に詳述する。

【0136】

以上のステップS4、S5、及びS6を第1の固定データから第mの固定データまでの全ての固定データについて行わせる（ステップS9、S10）。ステップS9において、全ての固定データについての乗算結果が計算されたと判断されると、ステップS11及びS12において、以上のステップS4、S5、S6、S9、及びS10を第1の固定データから第mの固定データまでの第1から第N（ $k=N$ ）シンボルまで繰返し、各固定データについてのシンボルレート積分を行わせる。

【0137】

以上のS3からS12までのステップのループの、最終N回目では、ステップS7において、 $k=N$ であると判断される。

【0138】

これによりステップS8では、ステップS6にて得られる積分値を、バス対応最大値検出器31に入力して、最大相関値 $y_{i,j}(t)_{max}$ （図1（B）参照）を求める。

【0139】

すなわち、 $k=N$ のとき、ステップS6で積分された値は、各固定データについてのNシンボル分の積分値である。従って、 $k=N$ において第1乃至第mの固定データに対する積分値（相関値）の最大値を求ることによって、最大相関値 $y_{i,j}(t)_{max}$ を得ることができる。

【0140】

このようにして、各遅延時間（各バス）毎の最大値（最大相関値）を検出する。

【0141】

次に、同期捕捉用最大値検出器14は、ステップS13において、各遅延時間（各パス）毎の最大値（最大相関値）の最大値を、全体の最大値 $\max\{y_{ij}(t) \mid \max\}$ （図1（A）参照）として検出しする。さらに、ステップS14において、全体の最大値の条件（全体の最大値 $\max\{y_{ij}(t) \mid \max\}$ に対応する i, j ）を検出する。

【0142】

次に本発明の実施例の効果を、図9の従来の同期捕捉装置と比較して具体的に説明する。

【0143】

まず、具体的な適用例として考えられる実数の一例として、受信信号が分岐されるパスの数nとしては200が、固定データの数mとして20が挙げられる。

【0144】

この例で図9の従来の同期捕捉装置を考えると、図9（B）において、乗算器は、i毎に乗算器が2個あるため、 $(m=20) \times 2$ 個必要となり、図9（A）の同期捕捉装置の全体では、 $(m=20) \times 2 \times (n=200) = 8000$ 個も必要となる。

【0145】

図9（B）を実装するためには、現在入手可能なプログラマブルロジックデバイスの例として30mm角、128ピン程度のものを使用するものとする。このデバイス1個当たりに乗算器10個、加算器5個を収容するとして、一つの遅延時間系統（例えば τ_1 の系統）の乗算器 10_1 は $(m=20) \times 2$ 個より40個、従って4個のデバイスが必要なので、全体では $4 \times 200 = 800$ 個ものデバイスが必要となる。さらにパス対応最大値検出器14'、その他駆動回路などが必要であるので、全体では900から1000個程度のデバイスを要する。

【0146】

これを搭載するためのプリント基板の面積は次のようなものとなる。デバイス搭載スペースを1個当たり35mm角とする。これを900個として、 $35 \times 35 \times 30 \times 30 \text{ (mm)} = 1.1025 \text{ (平方メートル)}$ となる。

【0147】

これに対して、本発明の実施によりセレクタを用いれば、図4（B）の場合、乗算器（21、23）の数は400個、セレクタ（28）の数は200個で構成することが出来る。図7（B）では、セレクタ（28）がなくなる分、さらに小さな構成とすることが可能である。

【0148】

上記のデバイスを使用するとして、図4（B）の構成を実装するとした場合、一例として次のようになる。

【0149】

プログラマブルロジックデバイス1個に、乗算器10個、加算器（16、30）10個、セレクタ（28）1個、ラッチ（27、17）約100個、バス対応最大値検出器31（図3）を5個収容するものとすれば、図4（B）の構成を5系統分程度は収容可能となる。その他にこれら回路を駆動するための論理回路も収容する。

【0150】

このデバイスを使用して上記実数の例を構成するには、デバイス40個に加え、受信信号を分歧する回路、各部を制御する制御回路、各部を駆動するクロック信号を発生、分配する回路、及び各遅延時間毎の出力値から最大値を求める最大値検出器（14）などを要する。

【0151】

これらを含めてざっとデバイス50個分で構成できるものとすると、上の例と同様に、デバイス1個の実装スペースを35mm角とした場合の基板面積は、 $35 \times 35 (\text{mm}) \times 50 = 0.06125$ （平方メートル）必要となる。これは、従来技術を実装する上の例に比して、面積比で1/18である。

【0152】

現実には回路基板面積比が18倍にもなると、大きさに加え消費電力の差が大きくなる。また、大きくなると故障の発生確率が高くなることによる信頼性の低下等の問題も無視できなくなる。さらに、収容する棚板、電源装置等が大掛かりになるため、コストがより増加する。

【0153】

本発明の実施による効果には、以上のような事項が挙げられる。

【0154】

【発明の効果】

以上説明したように、本発明によれば、小さい回路規模のCDMA受信機の同期捕捉装置を得ることができる。

【0155】

更に本発明によれば、小さい回路規模のCDMA受信機の同期捕捉装置とすることができるCDMA受信機の同期捕捉方法が得られる。

【図面の簡単な説明】

【図1】

本発明の第1の実施例によるCDMA受信機の同期捕捉装置のブロック図である。

【図2】

図1の同期捕捉装置の動作を説明するためのタイミングチャートである。

【図3】

図1(B)の最大相関値生成部 115_j 内のパス対応最大値検出器31のブロック図である。

【図4】

本発明の第2の実施例によるCDMA受信機の同期捕捉装置のブロック図である。

【図5】

本発明の第3の実施例によるCDMA受信機の同期捕捉装置のブロック図である。

【図6】

図5の同期捕捉装置の動作を説明するためのタイミングチャートである。

【図7】

本発明の第4の実施例によるCDMA受信機の同期捕捉装置のブロック図である。

【図8】

図1のCDMA受信機の同期捕捉装置における同期捕捉方法を説明するためのフローチャートである。

【図9】

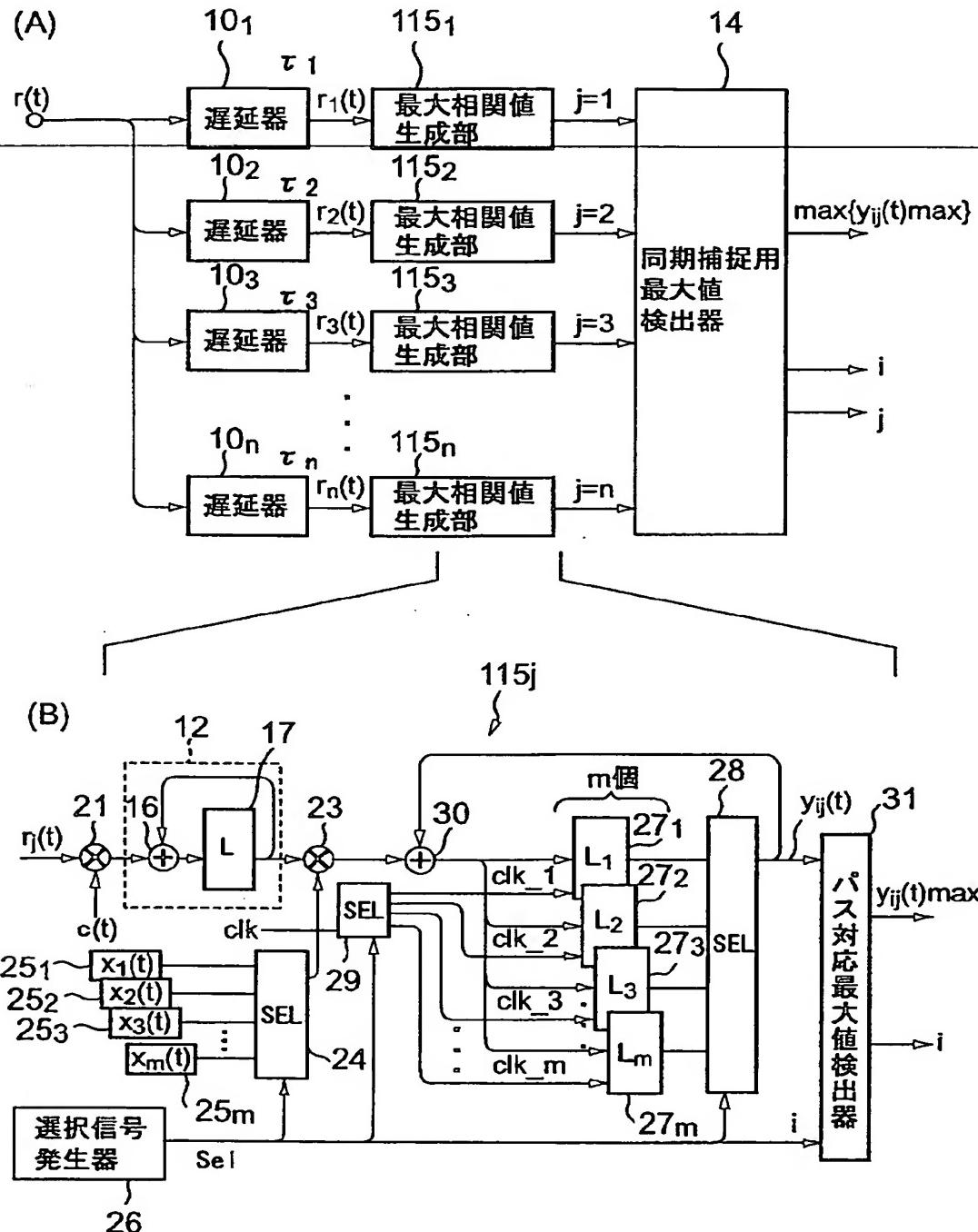
従来のCDMA受信機の同期捕捉装置のブロック図である。

【符号の説明】

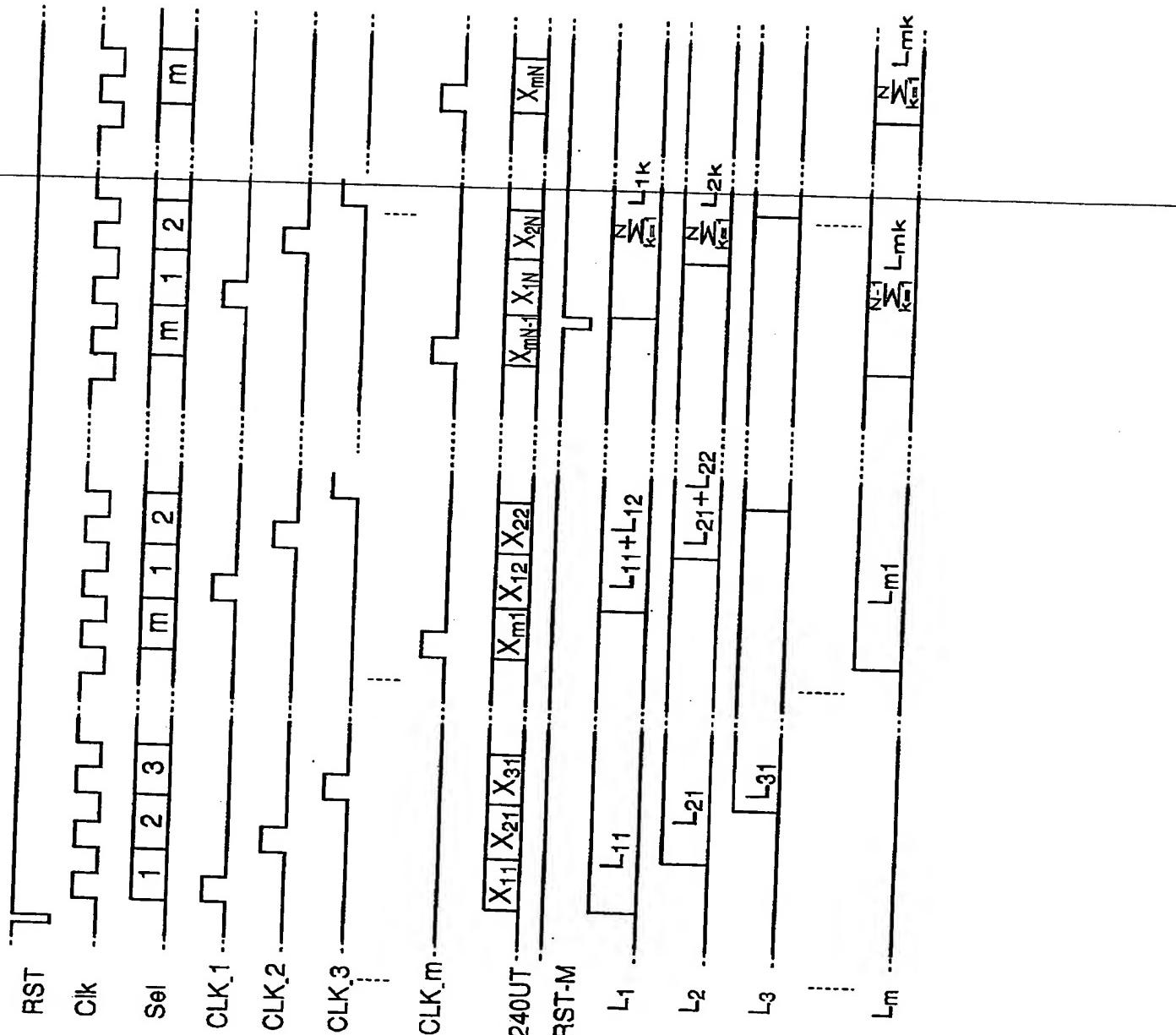
1 0 1、…、1 0 n	第1乃至第nの遅延器
1 2	積分器
1 2'	積分器
1 4	同期捕捉用最大値検出器
1 4'	パス対応最大値検出器
1 1 5 1、…、1 1 5 n	第1乃至第nの最大相関値生成部
1 6	加算器
2 1	乗算器
2 3	乗算器
2 4	選択器(セレクタ)
2 5 1、…、2 5 m	第1乃至第mの固定データ発生器
2 6	選択信号発生器
2 7 1、…、2 7 m	第1乃至第mのラッチ
2 8	選択器(セレクタ)
2 9	選択器(セレクタ)
3 0	加算器
3 1	パス対応最大値検出器
2 1 5 1、…、2 1 5 n	第1乃至第nの最大相関値生成部
3 1 5 1、…、3 1 5 n	第1乃至第nの最大相関値生成部
4 1 1、…、4 1 m	ラッチ
4 2	カウンタ
4 1 5 1、…、4 1 5 n	第1乃至第nの最大相関値生成部

【書類名】 図面

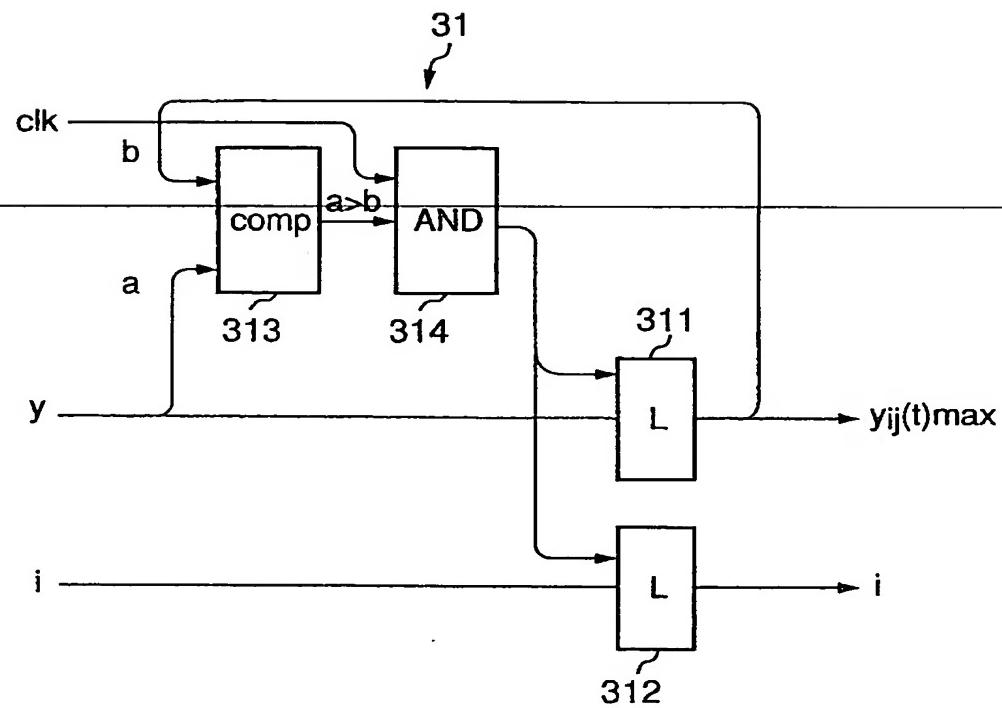
【図1】



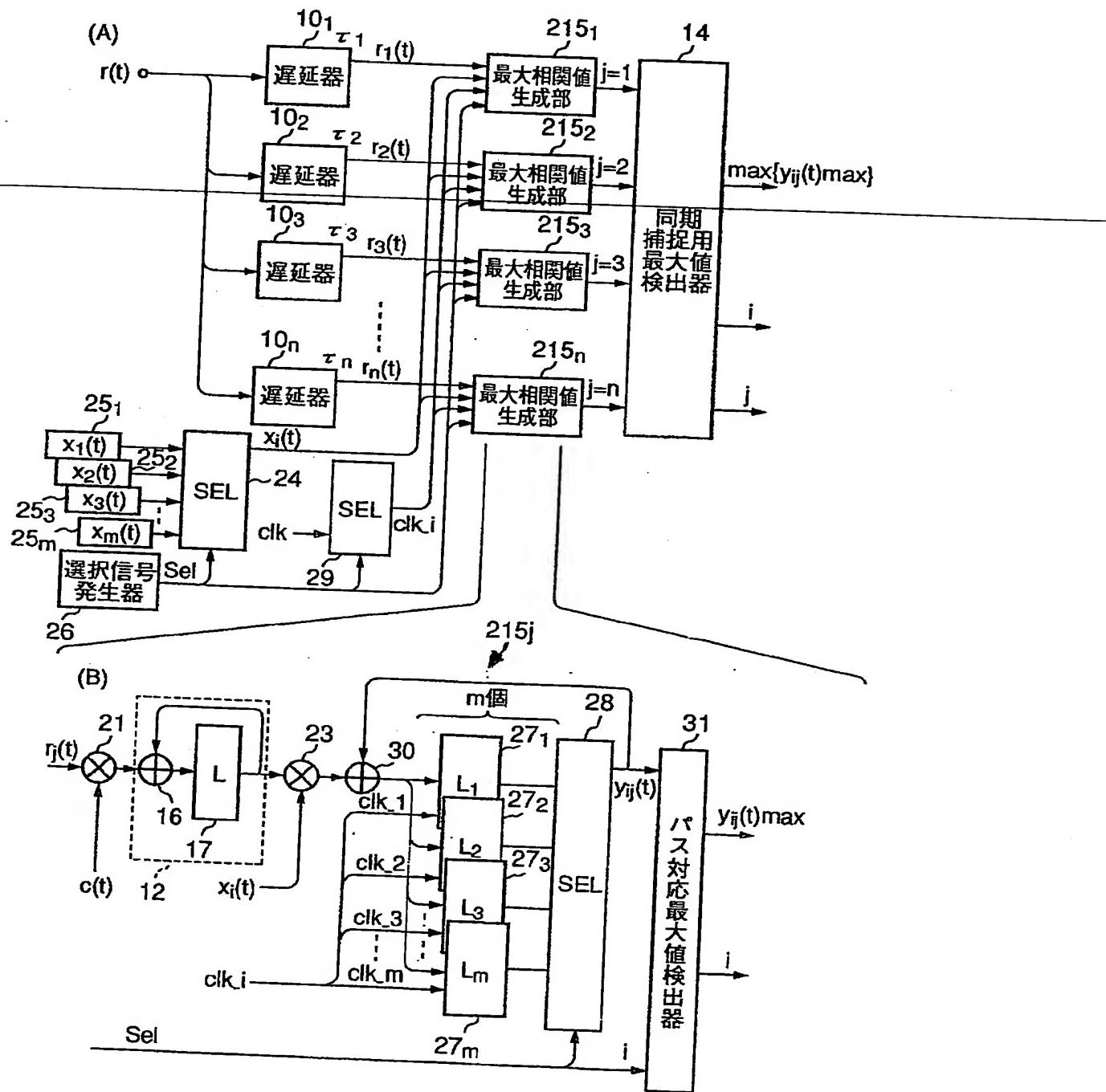
【図2】



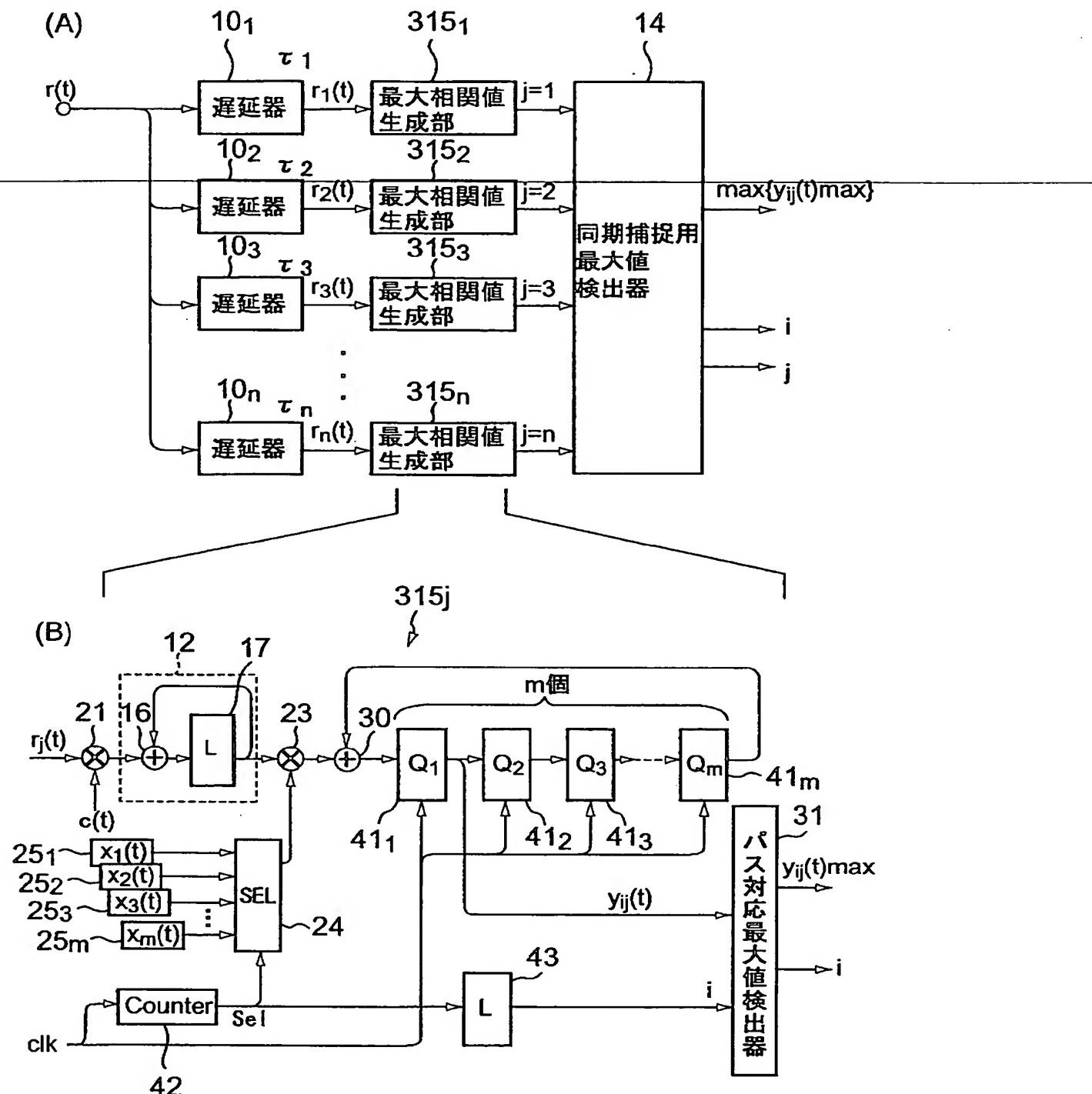
【図3】



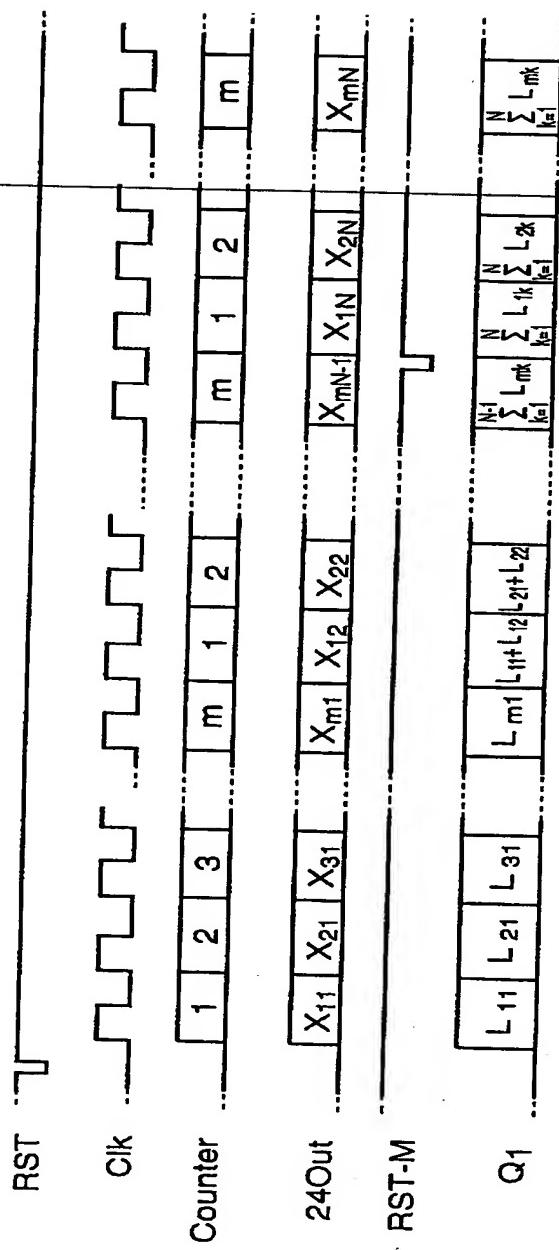
【図4】



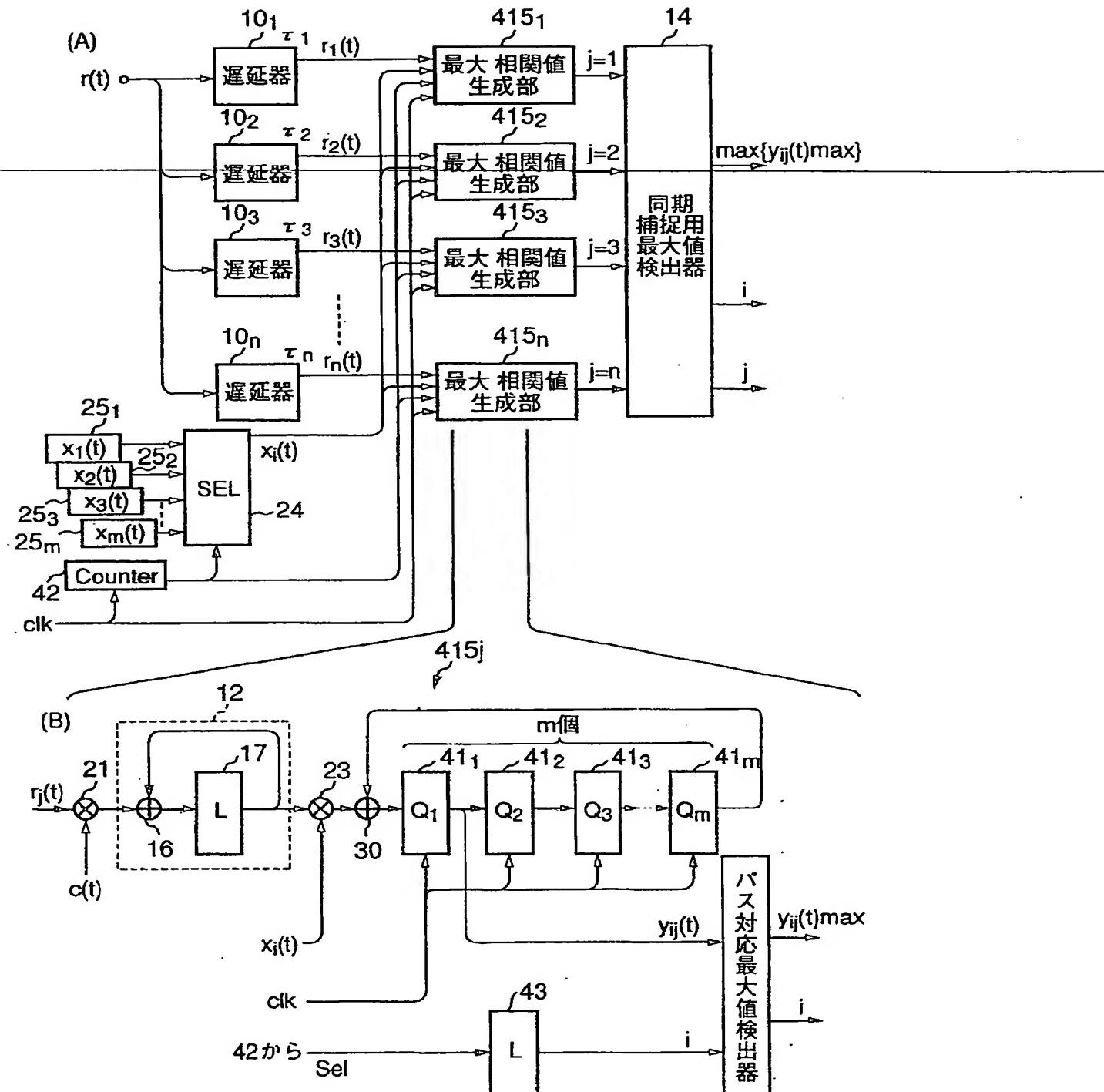
【図 5】



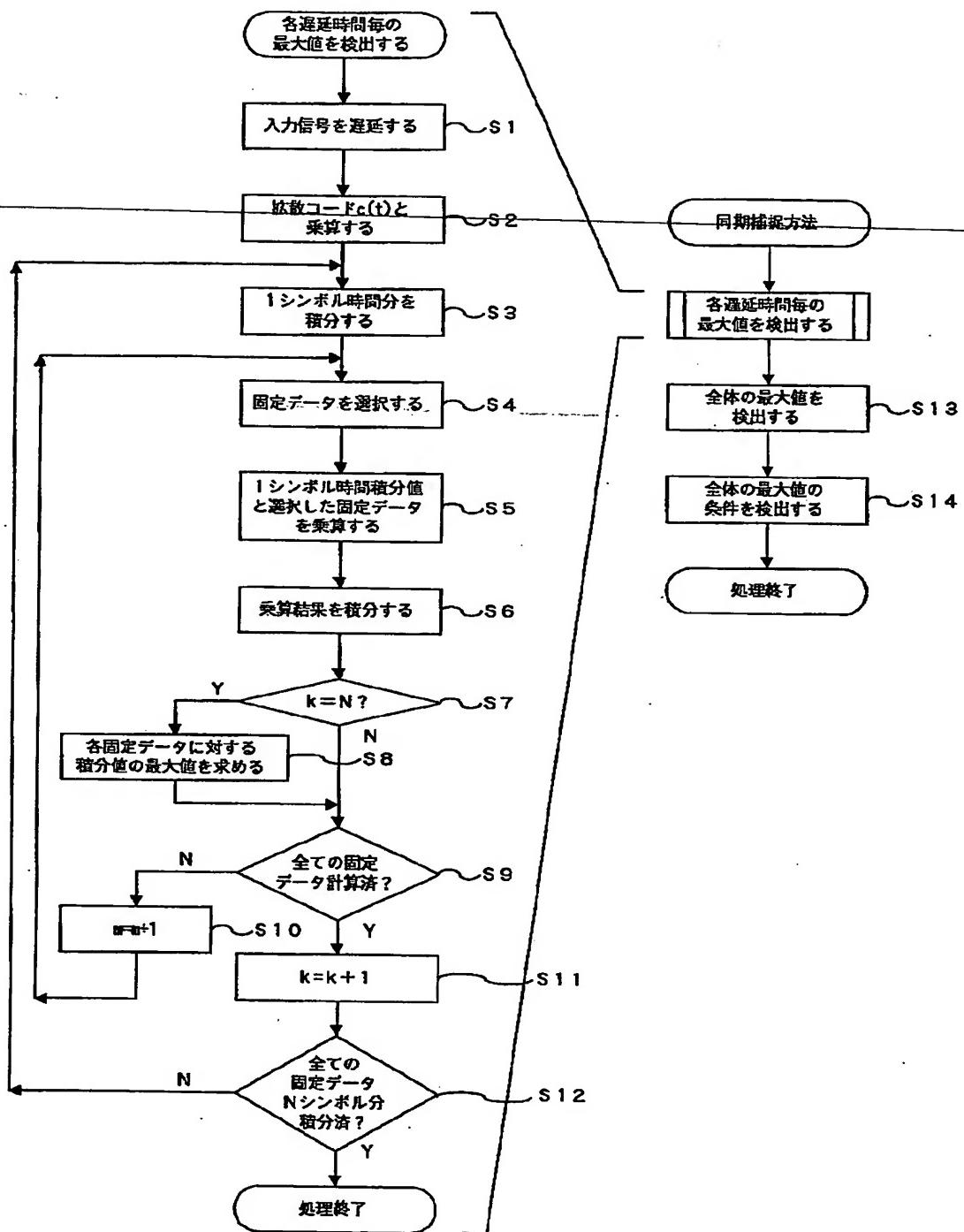
【図6】



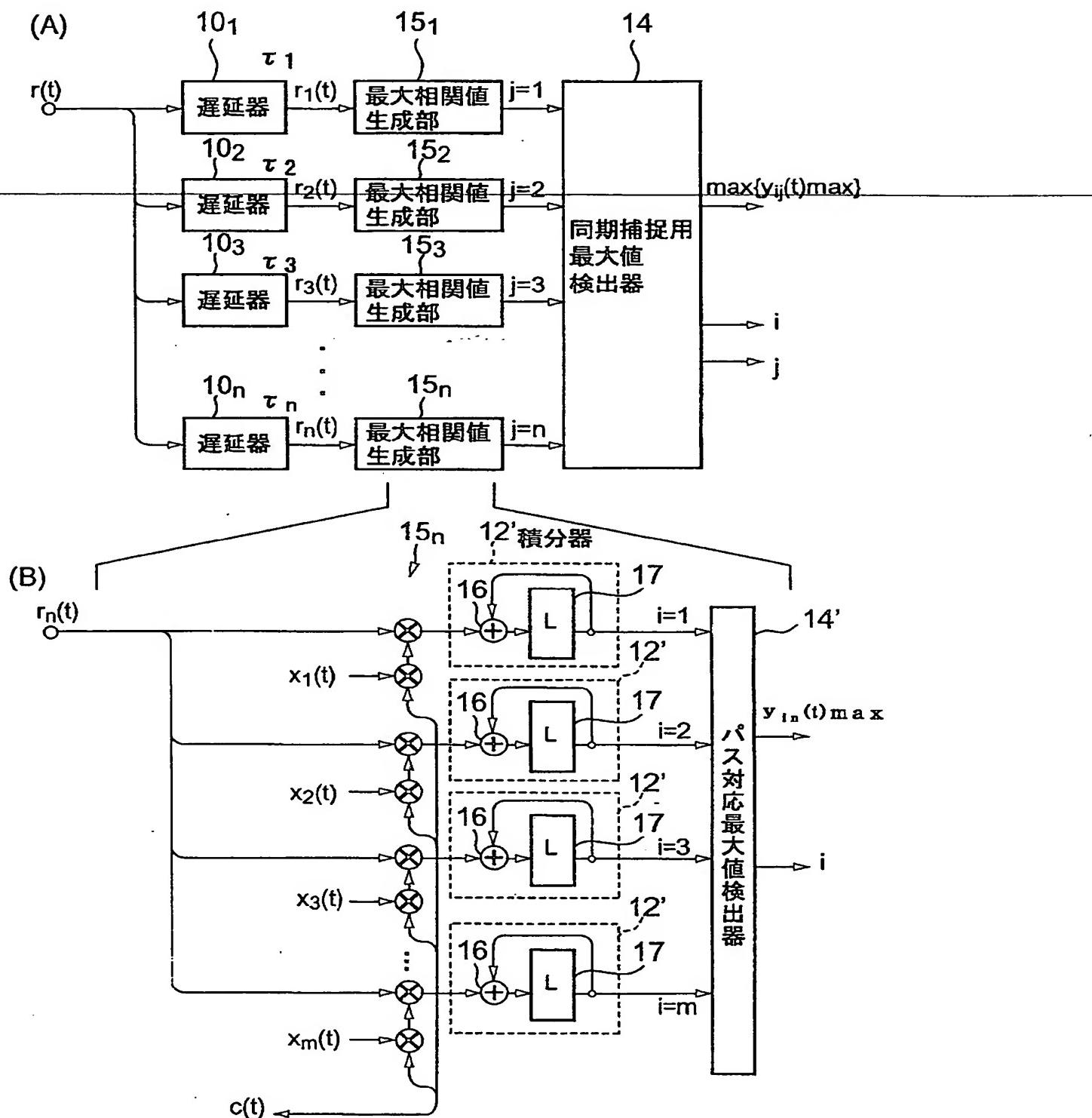
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 小さい回路規模のCDMA受信機の同期捕捉装置を提供する。

【解決手段】 第1乃至第m(mは2以上の整数)の固定データの内の一つを含む送信データを拡散コードでスペクトラム拡散することによって生成されたスペクトラム拡散された信号を受信信号として受信するCDMA受信機の同期捕捉装置において、受信信号に拡散コードを乗算する乗算器21と、乗算器21の出力信号を1シンボル時間積分する積分器12と、前記第1乃至前記第mの固定データを持ち、前記第1乃至前記第mの固定データを順次出力する固定データ順次出力部(25₁～25_m、24)と、積分器12の出力信号に、前記固定データ順次出力部から順次出力される前記第1乃至前記第mの固定データを乗算する乗算器23とを、受信信号が分岐される複数のパスの各々に、有する。

【選択図】 図1

出願人履歴情報

識別番号 [000004237]

1. 変更年月日 1990年 8月29日
[変更理由] 新規登録
住 所 東京都港区芝五丁目7番1号
氏 名 日本電気株式会社

BLANK PAGE

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

This Page Blank (uspto)